

オンチップ VCO の周波数可変範囲拡大の検討

林 誠 谷本 洋

北見工業大学

〒090-0015 北海道北見市公園町 165 番地

あらまし 携帯移動端末の小型化と広い帯域幅の必要性から、モノリシック IC による可変周波数範囲の広い発振器が必要とされている。しかし、モノリシック IC による従来のバラクタを用いた LC 発振回路は可変容量範囲が狭いため、発振周波数範囲も狭い。そこで本稿では、バラクタの可変容量範囲を狭くしている原因である容量の固定分を打ち消すことで、可変容量範囲を拡げる手法を提案し、その手法について検討した結果を報告する。

キーワード モノリシック VCO, 発振周波数, 負性容量, 差動対, 負性インピーダンス変換器 (NIC)

Application of Negative Capacitance Circuit to Extend Variable Frequency Range of On-Chip VCO

Makoto Hayashi and Hiroshi Tanimoto

Kitami Institute of Technology

165 Koen-cho, Kitami, Hokkaido 090-0015, Japan

Abstract In recent years, there is an increasing demand for monolithic VCO with a wide frequency range for use with high data rate mobile transceivers, etc. Conventional on-chip LC oscillators using varactors suffer from narrow tuning range, due to limited variable capacitance range of on-chip varactors. This paper presents a technique for extending the variable frequency range of on-chip VCO, by using negative capacitance circuit to cancel out the varactor's fixed capacitance.

key words monolithic VCO, frequency range, negative capacitance, differential pair, NIC

1 まえがき

近年、携帯電話、PHS に代表されるモバイル通信市場の成長が急速に進み、取り扱うデータとして画像、音楽、動画などのマルチメディアデータも扱われるようになり、GHz 帯で広い帯域幅をとる事が可能なサービスが検討されている。このような広帯域化が求められる場合発振器の可変周波数範囲は広い必要がある。

従来、広い可変周波数範囲をとることを目的とする発振器は、可変容量範囲の広い超階段接合を用いたバラクタを使用するなど、モジュールで製造しているが、機器の小型化、低コスト化に適さず、モノリシック IC で発振器を製造することが望まれる。この場合の問題のひとつは、バラクタの可変容量範囲が狭いことである。このようなことから、タンク回路の容量値を MOS スイッチで切り替える方法 [1] や、VIC (Variable Impedance Converter) によって固定の容量を等価的に連続的に変化させる方法 [2] 等による、周波数の可変範囲拡大方法が提案されている。しかし、第 1 の方法は、中心周波数は変化するものの可変範囲は狭いままであり、第 2 の方法については、関与しているトランジスタが多いために、位相雑音が大きくなり易いという問題点がある。

そこで本稿では、バラクタの可変容量範囲を狭くしている根本的な原因である、容量値の固定分を負性容量を使ってキャンセルする事で、周波数の可変範囲を広げるオンチップ VCO について検討した結果を述べる。

2 VCO の周波数可変範囲拡大の検討

一般に、LC 発振回路の発振周波数は、タンク回路のインダクタンスを L 、キャパシタンスを C とすると、発振周波数 f は、

$$f = \frac{1}{2\pi\sqrt{LC}} \quad (1)$$

で表され、普通は C を変化させることにより発振周波数を変化させている。実際は、変化させる C の固定分が可変分に比べ大きい。このことから、制御範囲内の固定の容量値を減らすことが出来れば、相対的な C の変化は大きくなり、可変周波数範囲は広がる。

そこで、LC 発振回路の容量 C にバラクタを使い、その固定の容量成分 (図 1 の斜線部分) を負性容量を用いてキャンセルすることによって、周波数の可変範囲を広げる手法を提案し、これについて検討を行った。負性容量回路として OP アンプを使ったものは動作周波数が低く、高周波での使用は無理なので差動対を利用した負性容量回路を用いる。図 2 はその回路図で、破線から右が既存の LC 発振回路、左が負性容量回路である。したがって、負性容量回路の容量を C_{nc} 、負性抵抗回路の容量を C_{nr} とする

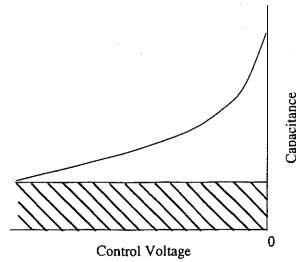


図 1: バラクタの容量・電圧特性

と、この回路の発振周波数は、

$$f = \frac{1}{2\pi\sqrt{L(C_v + C_{nr} + C_{nc})}} \quad (2)$$

となり、より高い発振周波数が可能である。ただし、

$$L = L_1 + L_2$$

$$C_{v1} = C_{v2} = 2C_v$$

とする。

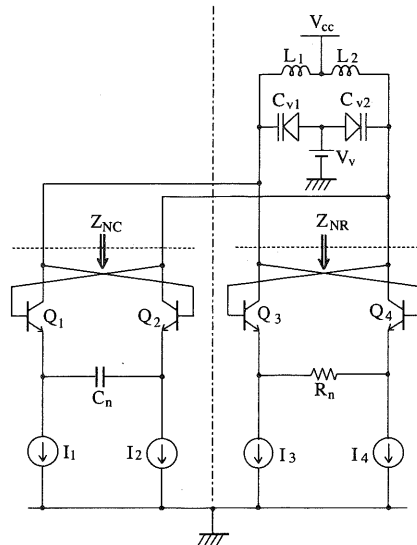


図 2: 提案する回路

なお、この負性容量回路では差動モードに対しては容量を打ち消せるが、同相モードに対しては打ち消す事が出来ない。

3 負性容量回路

3.1 負性容量回路の解析

まず、負性容量回路について解析する。図 3 は、解析の簡単化のために、理想的なトランジスタとして、トランス

コンダクタンスが g_m の電圧制御電流源を用いた負性容量回路である。この回路は端子 1, 2 から見ると、端子 3, 4 に接続されたインピーダンスが交差接続されたトランスコンダクタンス g_m のために符号が反転して見える回路である。端子 1, 2 から見たインピーダンス Z_{NC} は、

$$Z_{NC} = -\frac{2}{g_m} - \frac{1}{j\omega C_n} \quad (3)$$

となり、これをアドミタンス $Y_{NC} = 1/Z_{NC}$ に変換すると、

$$\text{Re}[Y_{NC}] = -\frac{2\omega^2 C_n^2 g_m}{4\omega^2 C_n^2 + g_m^2} \quad (4)$$

$$\text{Im}[Y_{NC}] = -\frac{\omega C_n g_m^2}{4\omega^2 C_n^2 + g_m^2} \quad (5)$$

となる。アドミタンスの虚部について整理すると、

$$\text{Im}[Y_{NC}] = \begin{cases} -\omega C_n & (\omega C_n \ll g_m) \\ -\frac{g_m^2}{4\omega C_n} & (\omega C_n \gg g_m) \end{cases} \quad (6)$$

となる。つまり周波数が低い範囲では $\text{Im}[Y_{NC}]$ は ω に比例するので C 性となり、周波数が高い範囲では $\text{Im}[Y_{NC}]$ は ω に反比例するので L 性となる。したがって、どのような範囲の周波数に対して一定の負性容量と見なせるかが問題となる。

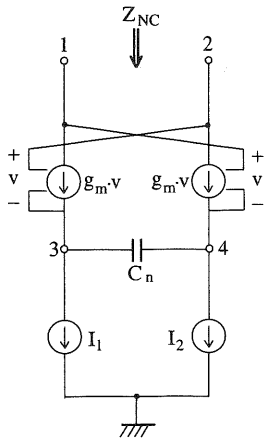


図 3: 差動対を用いた負性容量回路

ここでは、一定の負性容量を保つことができる限界周波数を f_{lim} とし、次のようにこの値の目安を定めた。式 (5) を級数展開すると、

$$\text{Im}[Y_{nc}] = -\omega C_n + \frac{4\omega^3 C_n^3}{g_m^2} - \frac{16\omega^5 C_n^5}{g_m^4} + \frac{64\omega^7 C_n^7}{g_m^6} - \dots \quad (7)$$

となる。仮に ω の 3 次の項の大きさを目安として ω の 1 次の項の 1[%] 以下とすると、 $\text{Im}[Y_{NC}] = -\omega C_n$ とみなす

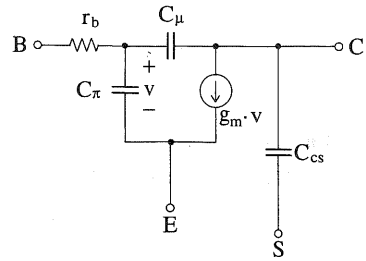


図 4: 解析に使用したトランジスタの等価回路

ことができる限界周波数 f_{lim} は、

$$f_{lim} = \frac{g_m}{40\pi C_n} \quad (8)$$

となり、 f_{lim} を決定することが出来る。このことから、一定の負性容量として使うことが出来る周波数は、トランスコンダクタンス値 g_m に大きく依存することが判る。

さらに、実際のトランジスタは電圧制御電流源のような簡単なモデルでは表すことが出来ないで、 $\text{Im}[Y_{NC}]$ 、 f_{lim} は、 g_m 以外のトランジスタのパラメータにも依存すると考えられる。そこで、高い周波数では r_π 、 r_μ に比べて C_π 、 C_μ のインピーダンスが低いと考えられるから、図 4 に示すトランジスタの等価回路を用いて負性容量回路の解析を行った結果、 $\text{Im}[Y_{NC}]$ は、

$$\text{Im}[Y_{NC}] = -\omega \left(C_n - 2C_\mu - \frac{C_{cs}}{2} \right) \quad (9)$$

(ただし、 $\omega C_n, \omega C_\pi, \omega C_\mu, \omega C_{cs} \ll g_m$)

となった。つまり、負性容量回路の容量 C_{nc} は

$$C_{nc} = -C_n + 2C_\mu + \frac{C_{cs}}{2} \quad (10)$$

となる事が示される。また、 f_{lim} は、

$$f_{lim} = \frac{g_m}{20\pi} \left\{ |A| / \left(-AB + C_{cs}B + 2 \left(2C_\pi^2 C_\mu + C_n (C_\pi^2 + C_\mu^2 g_m^2 r_b^2 - 2C_\pi C_\mu (g_m r_b - 4)) + 2C_n^2 (C_\pi (1 + g_m r_b) + 2C_\mu (2 + g_m r_b)) \right) \right) \right\}^{\frac{1}{2}} \quad (11)$$

と表される。ただし、

$$A = -2C_n + 4C_\mu + C_{cs}$$

$$B = 4C_n^2 + C_\pi^2 + C_\mu^2 g_m^2 r_b^2 + 4C_n C_\pi (1 - g_m r_b)$$

とする。また、この式から負性容量回路が負性容量を示すための C_n の最小値 C_{min} が決まる。

$$C_n \geq 2C_\mu + \frac{C_{cs}}{2} = C_{min} \quad (12)$$

以上より、一定の負性容量としての容量 C_{nc} と、一定の負性容量として使用できる限界周波数 f_{lim} のトランジスタパラメータ依存性が明らかにできた。

3.2 負性容量回路の解析結果に対する考察

ここで、以上の解析結果が現実的なトランジスタに適用可能かどうかを確かめる目的と、実験を行うことを想定して、トランジスタとして市販されている intersil 社の HFA3096 のパラメータ [4] [5] を用いてシミュレーションによる検討を行った。式 (10) より $C_{nc} = -1.1[\text{pF}]$ となるように、 $g_m = 0.05[\text{S}]$, $C_n = 1.985[\text{pF}]$, $V_{CC} = 2[\text{V}]$ に設定した。ただし、 $V_{CC} = 2[\text{V}]$ で $C_{cs} \cong 0.17[\text{pF}]$, $C_\mu \cong 0.40[\text{pF}]$, $C_\pi \cong 0.97[\text{pF}]$, また r_b は最悪値として $50[\Omega]$ を用いた。式 (11) より $f_{lim} = 100.2[\text{MHz}]$ が求まる。シミュレーション値と比較すると、

$$f_{lim} = \begin{cases} 100.2[\text{MHz}] & (\text{計算値}) \\ 74.5[\text{MHz}] & (\text{シミュレーション結果}) \end{cases}$$

また、負性容量 C_{nc} については $10[\text{MHz}]$ での値を基準とすると、

$$C_{nc} = \begin{cases} -1.100[\text{pF}] & (\text{計算値}) \\ -1.099[\text{pF}] & (\text{シミュレーション結果}) \end{cases}$$

となる。 f_{lim} がシミュレーション結果に対して計算値と約 35% ずれているのは、負性容量回路に用いたトランジスタの等価回路を簡略化したためと、シミュレーションでは級数展開した場合に見られる 5 次以降の奇数次項の影響が現れるためであると考えられるが、負性容量値としては誤差 0.09% と非常に良くあっている。図 5 はシミュレーション結果による負性容量の周波数特性である。

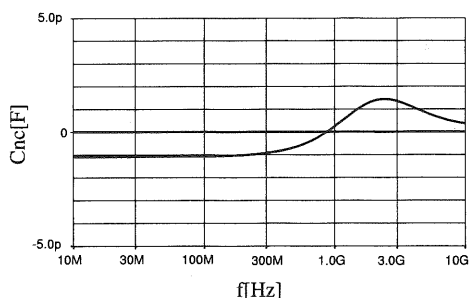


図 5: 周波数対容量特性

この結果から、一定の負性容量として利用出来るのは $74.5[\text{MHz}]$ までであるので、この負性容量回路を用いた LC 発振回路の最大発振周波数は $74.5[\text{MHz}]$ となる。つまり上記のようにパラメータを設定した発振器では、当初の目的の GHz 帯での発振は不可能であることが解る。

f_{lim} を大きくし、より高周波まで適用できるようにするためには式 (11) から、(a) g_m を大きくする、(b) C_n を小さくする、という 2 つの条件を考えることができる。まず、(a) の条件であるがトランスコンダクタンス g_m を大きくするという事は、 $g_m = I_C/V_T$ であるからコレクタ電流 I_C を増やすということである。今、 $g_m = 0.05[\text{S}]$ ($I_C = 1.3[\text{mA}]$) と設定しており、コレクタ電流を増やすと消費電力が増すのであまり大きくすることは出来ない。次に (b) の条件について考えてみると C_n の最小値 C_{min} は、式 (12) から解るようにトランジスタの寄生容量によって決まっているので、はじめからトランジスタの寄生容量の小さいものを選ぶ必要がある。HFA3096 は個別部品として使用する事を前提とした製品なので、エミッタ面積は実際に製造可能な最小値の 10 倍程度となっている。従って、モノリシック IC 化する場合、寄生容量は 10 分の 1 程度に低減されることになる。そこで、モノリシック IC のトランジスタとして、仮に HFA3096 のエミッタ面積を 10 分の 1 とし、 C_π , C_μ , C_{cs} を 10 分の 1 とするトランジスタを仮定すると、 $f_{lim} \cong 180[\text{MHz}]$ となる。確かに寄生容量が小さくなる事によって f_{lim} は改善されるが、それほど大きな改善は望めない。また、ある一定の容量を打ち消す事が目的なので f_{lim} を大きくするために C_n を小さくすると C_{nc} も小さくなり、負性容量回路をいくつも並列にすることになるので素子数が増え、 g_m が同じなら消費電力も増えるので好ましくない。

HFA3096 のパラメータでは負性容量回路を $74.5[\text{MHz}]$ まで一定の負性容量として使うことが出来ることから、実際に LC 発振回路に応用できるかどうかシミュレーションによって検討を行うことにする。

4 LC 発振回路のシミュレーション

第 3 節の結果から、負性容量回路の実部が負であるので、負性抵抗回路の役割をする事が可能であり、また負性抵抗回路は正の容量値を持つ事から、負性抵抗回路を削除した、図 6 の LC 発振回路についてシミュレーションを行った。LC 発振回路の可変周波数範囲は $10[\text{MHz}]$ から $74[\text{MHz}]$ と設定する。

回路パラメータは、電源電圧 $V_{CC} = 2[\text{V}]$, C_{v1} と C_{v2} の合成容量 C_v の可変範囲は、制御電圧 V_v が 0 から $-2[\text{V}]$ で、 $3.3[\text{pF}] \leq C_v \leq 6.0[\text{pF}]$, つまりバラクタの固定分 $C_{pv} = 3.3[\text{pF}]$ となり、これを負性容量回路で打ち消す。負性容量回路は 3 個並列にして f_{lim} を高くし、1 個あたり $1.1[\text{pF}]$ の容量を打ち消す。トランジスタ $Q_1 \sim Q_6$ のトランスコンダクタンス $g_m = 0.05[\text{S}]$, 負性容量回路の容量 $C_{nc} = -1.1[\text{pF}]$, 限界周波数 $f_{lim} = 74.5[\text{MHz}]$ である。また、コイル L_1 と L_2 の合成インダクタンス

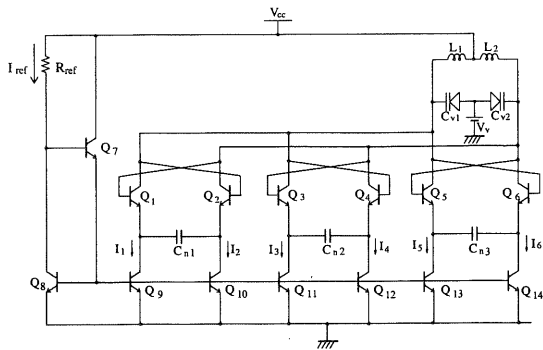


図 6: シミュレーションを行う回路

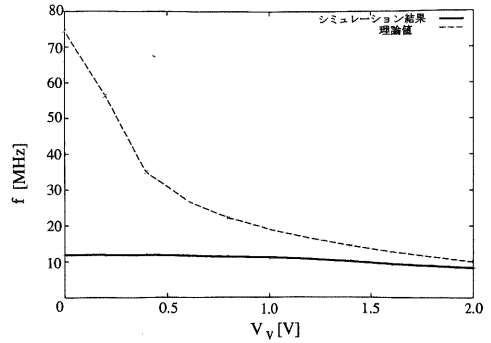


図 9: 制御電圧 対 発振周波数特性

$L = 93.8[\mu\text{H}]$ とし, $Q = 150$ とした.

設定したパラメータでおこなったシミュレーションの結果を示す. 図 7, 図 8 はそれぞれ発振周波数を $10[\text{MHz}]$, $40[\text{MHz}]$ となるようにバラクタの制御電圧を設定した回路の出力波形である. また, 図 9 に制御電圧 V_v 対発振周波数 f 特性を示す.

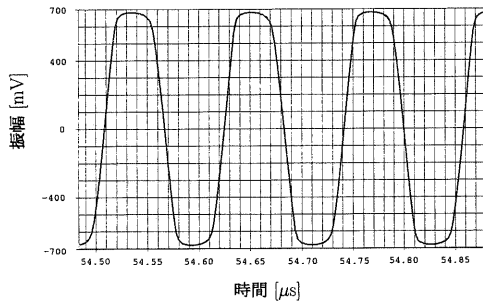


図 7: 出力波形 ($10[\text{MHz}]$)

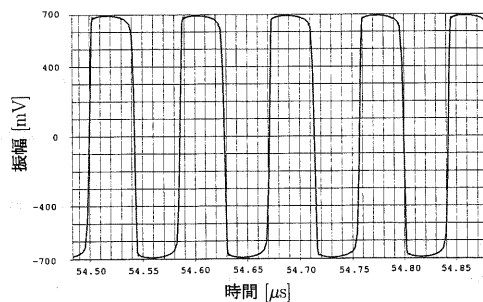


図 8: 出力波形 ($40[\text{MHz}]$)

この結果から, $10[\text{MHz}]$ として設計した回路では, 正常な LC 発振回路として動作していると考えられるが, $40[\text{MHz}]$ に発振周波数を設定した回路では, 発振周波数

は $12[\text{MHz}]$ 程度と, 予想していた周波数と大幅に違う結果となっている. 図 8 の出力波形を見ると, 正常のモード (正弦波) で発振しているとは考えられず, 発振周波数が容量 C に関係しないモードで発振していると考えられる. 図 6 の回路構成はマルチバイブレータそのものなので, マルチバイブレータのモードで発振している可能性が考えられるが実際にマルチバイブレータのモードで発振していると断定は出来ない. また, 何が要因で LC 発振モードから他の発振モードへと遷移するのは, 今のところ特定することが出来ていない.

5 シミュレーション結果の考察

正常の発振モードから, 他の発振モードに移行する原因としては, 負性容量回路のコンダクタンスが原因となる可能性があるため, これについて検討した. 負性容量回路の回路図を図 10, 負性抵抗回路の回路図を図 11 に, また

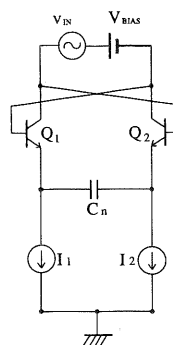


図 10: 負性容量回路

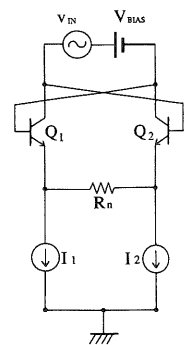


図 11: 負性抵抗回路

負性容量回路, 負性抵抗回路をそれぞれ電圧 V_{BIAS} でバイアスしたときのバイアス電圧 V_{BIAS} 対コンダクタンス G の特性を, 図 12, 図 13 に示す. 図 13 から, 負性抵抗回路のコンダクタンス G は, 負から正へ緩やかに移っ

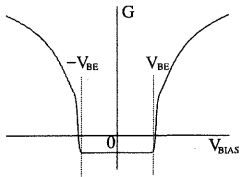


図 12: 負性容量回路の $V_{BIAS}-G$ 特性

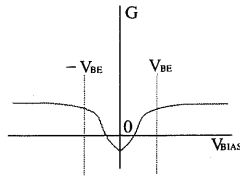


図 13: 負性抵抗回路の $V_{BIAS}-G$ 特性

ている。それに対し、図 12 の負性容量回路のコンダクタンス G は、 V_{BIAS} が約 $-0.7 \sim 0.7$ まで一定の負性コンダクタンスとなっており、負から正へは急激に移っている。このことから、負性容量回路を負性抵抗として用いると出力信号の振幅は約 $0.7[V]$ まで成長することになると考えられる。また、式 (4) から、負性容量回路のコンダクタンスは周波数特性を持ち、周波数が高くなると $-g_m/2$ まで増加するので、出力信号の振幅はさらに大きくなる。このことが、目的とする正常な発振モードから、別の発振モードへ移行する原因となる可能性がある。

以上の考察から、負性容量回路のインピーダンスの実部がゼロであれば、この問題は解決でき、また限界周波数 f_{lim} も改善できる可能性がある。ただし、負性抵抗が無くなるので、LC 発振回路には別途、負性抵抗回路が必要となる。

この目的を実現する方法として、単純な交差接続した差動対の代わりに熊沢らの提案した平衡型 NIC [3] を用いる方法がある。その負性容量回路を図 14 に示す。この回路は図 2 の負性容量回路回路に Q_3 、 Q_4 のコレクタとベースを短絡したトランジスタ及び Q_5 、 Q_6 のバッファ（エミッタフォロワ）を追加した回路である。はじめに検討した図 3 の負性容量回路のインピーダンス Z_{NC} が、式 (4) で表されるのに対して、前記の修正を施した負性容量回路のインピーダンス Z_{NC}' は、

$$\begin{aligned} Z_{NC}' &= -\frac{2}{g_m} - \frac{1}{j\omega C_n} + \frac{2}{g_m} \\ &= -\frac{1}{j\omega C_n} \end{aligned} \quad (13)$$

となる。つまりトランジスタ Q_3 と Q_4 は、 Q_1 と Q_2 による $-2/g_m$ を打ち消す役目をしている。こうすることにより、端子 1, 2 から、負性容量 $-C_n$ だけが見える。したがって、 f_{lim} は基本的にトランジスタの f_T だけに依存すると考えられ、大幅な f_{lim} の改善が期待される。

確認のために、図 2 の回路で $-1.0[pF]$ の負性容量となるように、 $C_n = 1.885[pF]$ 、 $g_m = 0.05[S]$ と設定し、図 14 の回路は図 2 と同じ C_n 、 g_m の値を用いて、それぞれの回路でシミュレーションを行った。図 15 はその周波数特性

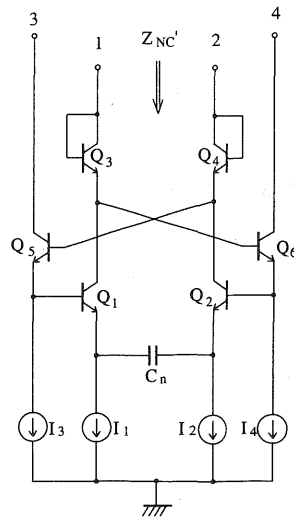


図 14: 修正した負性容量回路

で、実線が図 2、破線が図 14 の負性容量回路である。そ

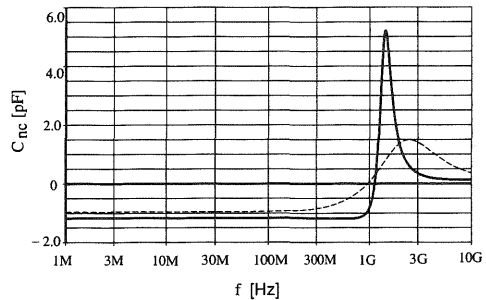


図 15: 周波数対容量特性

それぞれの回路の f_{lim} は、

$$f_{lim} = \begin{cases} 90[\text{MHz}] & (\text{図 2 の負性容量回路}) \\ 323[\text{MHz}] & (\text{図 14 の負性容量回路}) \end{cases}$$

となり、 f_{lim} は 3 倍以上改善され、修正した負性容量回路が有効である事が確認された。

以上の検討より、平衡型 NIC を用いた LC 発振回路を図 16 に示す。この回路は、図 2 の回路に比べ、バラクタの固定分と負性抵抗回路の容量分を打ち消しても、 f_{lim} が低くならないと考えられる。また、図 6 の回路と比べても、負性容量と負性抵抗を別々に制御する事が出来る利点がある。ただし、この回路は Q_3 、 Q_4 、及び Q_5 、 Q_6 のトランジスタを動作させるために必要な電源電圧が図 2 の回路より $2V_{BE}$ だけ高くなる。

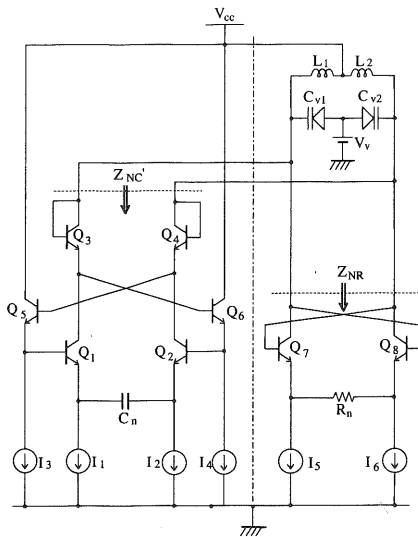


図 16: 修正した LC 発振回路

6 まとめ

本稿では、バラクタの固定分の容量を差動対を用いた負性容量回路でキャンセルすることで、可変周波数範囲を広くする LC 発振回路の検討について述べた。

負性容量回路のインピーダンスの解析を行い、一定の負性容量として使用可能な限界周波数 f_{lim} を定めた。上記の解析結果を基にシミュレーションしたところ、設計した LC 発振回路が期待したものは別のモードで発振する可能性があることが分かった。その原因が負性容量回路に伴う負性コンダクタンスである可能性を指摘した。また、当初提案した負性容量回路は、そのインピーダンス $Z_{NC} = -2/g_m - 1/j\omega C_n$ を等価アドミタンスに変換すると、その容量成分に g_m の項が入り、これが限界周波数 f_{lim} を下げることが明らかになり、この g_m の項を打ち消すために平衡型 NIC を用いる事が有効である事を示した。

バラクタの固定分を負性容量でキャンセルする手法はモノリシック IC だけでなく、モジュールで製造する場合にも適用でき、既存の LC 発振回路に負性容量回路をつけるだけで、さらに広範囲な発振周波数の実現が期待できる。

平衡型 NIC を用いた負性容量回路の理論解析を行い、この回路を利用した可変周波数の広い LC 発振回路について検討を行うことが今後の課題である。

参考文献

- [1] Akihiro Yamagishi, Tsuneo Tsukahara, Mitsuru Harada and Junichi Kodate, "A Low-Voltage 6-

GHz-Band CMOS Monolithic LC-Tank VCO Using a Tuning-Range Switching Technique," *IEICE Trans. Fundamentals*, vol. E84-A, no. 2, Feb. 2001.

- [2] Wei-Zen Chen and Jieh-Tsorng Wu, "A 2-V 2-GHz BJT Variable Frequency Oscillator," *IEEE J. Solid-State Circuits*, vol. 33, no. 9, pp. 1406-1410, Sep. 1998.

- [3] 熊沢正純, 柳沢健, 「平衡形 NIC を用いたビデオ帯域能動フィルタ」, 電子通信学会論文誌, vol. J68-C, No. 4, pp. 240-308, Apr. 1985.

- [4] intersil corp., Data Sheet 3076.10, "HFA3046, HFA3096, HFA3127, HFA3128", Oct. 1998.

<http://www.intersil.com>

[/data/FN/FN3/FN3076/FN3076.pdf](http://www.intersil.com/data/FN/FN3/FN3076/FN3076.pdf)

- [5] intersil corp., Application Note MM3046.1, "HFA3046/3096/3127/3128 Transistor Array Spice Models", Feb. 1994.

<http://www.intersil.com>

[/data/mm/mm3/mm3046/mm3046.pdf](http://www.intersil.com/data/mm/mm3/mm3046/mm3046.pdf)