

偶高調波ミキサによる周波数変換機能を持った AD 変換器の提案

杉本俊貴, 北田昂成, 谷本 洋,
吉澤真吾 (北見工業大学)

A down-converting A-to-D converter having even-harmonic mixer within a feedback loop
Toshiki Sugimoto, Kosei Kitada, Hiroshi Tanimoto, Shingo Yoshizawa (Kitami Institute of Technology)

Abstract

This paper proposes a novel down-converting A-to-D converter (ADC), which consists of an even-harmonic mixer and a delta-sigma modulator. Even harmonic mixers convert twice the LO frequency and do not cause self mixing. Proposed method can eliminate up-conversion mixer. Thus, digitized baseband signal with high accuracy can be directly obtained from analog RF signal. This down-converting ADC adapts to various systems by simply changing local oscillator frequency.

キーワード：ダウンコンバーティング ADC, 偶高調波ミキサ, $\Delta\Sigma$ 変調器, ダイレクトコンバージョン
(Down converting AD converters, Even harmonic mixer, $\Delta\Sigma$ ADC, Direct conversion)

1. はじめに

近年, 無線通信システムは通信需要の高まりからベースバンド信号が広帯域化し, それに伴いキャリア周波数も上昇し続けている. 特に, ソフトウェア無線機やデジタル RF の実現のためには, できる限りアンテナに近い段階でデジタル信号に変換することが望ましく, 高速かつ高精度な AD 変換器 (ADC) が要求される.

実際の一般的な受信機では, キャリア周波数の信号を直接 AD 変換せず, ミキサでダウンコンバートしてから中間周波数やベースバンド周波数帯の信号を中・低速で精度の良い ADC 変換する構成をとっている. この理由として, ベースバンド帯域幅はキャリア周波数に対して狭いため, 仮にキャリア周波数を直接 AD 変換可能な十分な精度をもつ ADC が実現できたとしても, 動作周波数が所望のベースバンド帯域に対して過剰な設計となり消費電力が増大することがある. したがって, 従来の受信機では, 消費電力, 変換速度, 精度のバランスをとるために周波数変換後に AD 変換していると考えられる.

しかし, ソフトウェア無線やデジタル RF といった無線システムへの応用を考えた場合, 周波数変換のたびに高精度のアナログフィルタを必要とするため, 帯域に応じて複数のフィルタを必要とし回路が大規模化する.

そのため, そのような柔軟で汎用的な無線システムを実現するには, キャリア周波数から直接デジタル出力を得られる構成が望ましい. すなわち, ベースバンド帯域幅やキャリア周波数に変化しても, 回路構成を大きく変更せずに復調できる構成が好ましい.

著者らはそのような柔軟なシステム構築のために偶高調波ミキサと $\Delta\Sigma$ 型時間デジタル変換器を用いて周波数変換と AD 変換を同時に実現する方法を提案し, LSI の試作を行った⁽¹⁾. 評価の結果 RF 信号から直接ダウンコンバージョンされたベースバンドデジタル信号を得られることを示す

ことができた. しかし, ミキサの線形性や TDC の動作速度の限界から位相検出精度が悪く, 高精度を得ることが難しいことがわかった.

そこで著者らは, 精度を改善する方法として帰還を利用することを考えた.

帰還を用いた周波数変換機能を持つ ADC として, 安田の提案がある⁽²⁾. 文献⁽²⁾では, $\Delta\Sigma$ 変調器の信号経路内にダウンコンバージョンミキサ, 帰還経路内にアップコンバージョンミキサを設けて, 周波数変換機能を有する ADC を実現している. 文献⁽²⁾の方式は回路全体で $\Delta\Sigma$ 変調器として動作するため, ノイズシェーピングによって高精度な ADC 出力が得られる. すなわち, ベースバンド周波数に対して過剰となっている帯域に量子化誤差をシェーピングすることで高速かつ精度の良い AD 変換を効率的に実現している.

受信帯域の選択は, ミキサの局部発振周波数がサンプリング周波数とは独立に設定可能な方式となっており, 局部発振周波数 (LO 周波数) を変更することで受信周波数を変更できる構成となっている.

そのため, 原理的にミキサよりも高速動作するループフィルタと ADC が必要である. したがって, キャリア周波数 < サンプリング周波数 であり, ADC の変換速度よりも受信できるキャリア周波数がかかなり低く制限される.

また, 入力と出力信号の周波数が異なることから, 帰還をかけるためには, RF 帯域までベースバンド信号をアップコンバージョンする必要がある. 帰還経路にある回路の精度はループ利得で軽減されないため, RF 帯域で動作する極めて高精度なミキサが必要となり精度のネックとなる.

加えて, ミキサ前段のループフィルタが雑音伝達関数を決定するため, RF 帯域で急峻な周波数遮断特性を持つフィルタを実現する必要がある.

そこで, 著者らはこれらの課題をふまえ, より広帯域で精度の良いダウンコンバーティング ADC を実現したいと

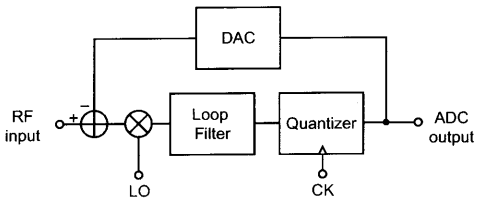


図1 Proposed structure of down converting A-to-D converter

考え検討を行った。提案する構成では、ミキサの LO 周波数と ADC のサンプリング周波数を同じにすることで原理的に、文献⁽²⁾の構成よりも高いキャリア周波数を受信できる。また、受信したい RF 周波数に受信機の周波数を同期させることで所望の周波数帯を受信できる。さらに、サンプリング周波数は RF と同じ周波数であるため、帰還経路のアップコンバータを省略できる。したがって、ミキサを省略した分の消費電力を削減し、帰還経路に高精度を必要とする回路がないため精度も改善できる可能性がある。

以上の考えに基づき、本検討ではシミュレーションによって原理的な実現可能性について検討を行った。

2. 提案するダウンコンバーティング AD 変換器

図1に、提案するダウンコンバーティング ADC の基本構成を示す。文献⁽²⁾の構成と比較して、ループフィルタをミキサの後段へ移動している点が異なる。ループフィルタは周波数変換後に置かれているため、ベースバンドを通すフィルタで良く、動作速度の要求は緩和される。したがって、切れ味の良いフィルタが作りやすくループフィルタを高次化しやすい。

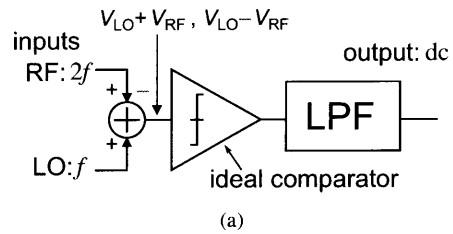
ADC は周波数変換後のベースバンド信号をサンプリングするため、その出力はサンプリング周波数でアップサンプリングされた信号と考えられる。サンプリング周波数とミキサの LO 周波数が一致しているため、アップコンバージョン前は RF 周波数となり、アップコンバータが必要ない。したがって、高精度を要求される帰還経路のミキサが省略できるため、低消費電力化や帰還精度の向上が期待できる。

以上のように、提案手法は LO 周波数 = サンプリング周波数であり、RF 周波数に同期したダウンコンバーティング ADC が実現できる。また、回路の動作周波数の上限まで AD 変換可能という特徴から高速動作に適した方法である。

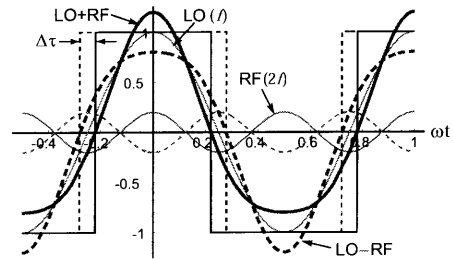
一方で、サンプリング周波数と RF 周波数を独立に制御していないため最大オーバーサンプリングレート (OSR) は、キャリア周波数とベースバンド帯域幅の比だけで決定される。そのため、提案手法では精度を稼ぐために OSR を上げる方法を取ることはできない欠点がある。

したがって、提案手法では精度を上げるためにはループフィルタの次数をあげるか、量子化ビット数を多くするしかない。しかし、前述のようにループフィルタの高次化は比較的容易と考えられる。

次の小節からは、個々の回路ブロックについて検討する。



(a)



(b)

図2 Principle of EHMIX (a), and its PWM action (b).

〈2・1〉 周波数変換器 周波数変換器として、偶高調波ミキサ (EHMIX) を採用した。EHMIX は、自己混合の無い周波数変換器として知られている。

図2に EHMIX のブロック図を示す。EHMIX は、RF 信号と LO 信号を加算し、それをリミッタに通すことで PWM 変調された矩形波が出力される。図 (b) は赤線が RF 信号、緑線が LO 信号、青の実線が LO と RF を加算した信号、青の破線が LO と RF を減算した信号、黒の実線と破線は青の実線と破線のリミッタ出力をそれぞれ表している。同図より RF 信号と LO 信号を加算 (減算) することでゼロクロス点に変化し、リミッタを通した矩形波のデューティ比が 1 : 1 では無いことがわかる。

この PWM 波のデューティ比は RF 振幅と LO 振幅の比に応じて変化する。デューティ比の変化分を、ローパスフィルタ (LPF) を用いて平均することでベースバンド信号が得られる。

EHMIX を使用することによるメリットは、自己混合が無いことである。すなわち、LO の偶数倍の周波数にのみ感度があるため、LO 信号の 1 次を含む奇数倍の漏れ出しを検出することはない。

EHMIX を使う場合の ADC サンプリング周波数は、RF 周波数でも、LO 周波数でも良い。EHMIX は LO 周波数で変化する振幅レベルの変化にも感度があるためである。したがって、LO 周波数でサンプリングする場合は動作周波数を半分にするため低消費電力にできる。逆に、EHMIX は LO 周波数の倍の周波数を検出することが可能であることから、通常ミキサの 2 倍の周波数を変換することができるため高速動作させる用途で用いることもできる。

以上の利点があることから通常の周波数変換器ではなく、EHMIX を採用した。

〈2・2〉 ループフィルタ ループフィルタはノイズシ

エーピング特性を決めるため、重要な設計項目である。提案する構成では、雑音伝達関数を決定するためのループフィルタ設計は、既存の $\Delta\Sigma$ 変調器の設計手法をそのまま利用可能である。

一方で、EHMIX 出力からベースバンド信号を再現しなければならないので、十分に高調波抑圧があることが要求される。EHMIX は、LPF を通して RF と LO の相互変調歪みの直流分のみを抽出することで周波数変換を行っており、LPF を通す前の出力には、ベースバンド信号の他に、もとの RF と LO 信号、さらに 2 次以上の高次の相互変調歪をも含んでいる。そのため、ADC の帯域が十分に広い場合は、ダウンサンプルされて折り返し歪が生じる。したがって、ループフィルタは ADC でサンプリングをする際の折り返しを抑制する役割を兼ねる。

以上より、単純に量子化誤差を最適化するためだけにフィルタの次数を決定することはできず、所望波以外の帯域が十分抑圧されるようにフィルタの次数を決めなければならない。また、折り返しを生じさせないために、フィルタは連続時間動作が要求される。スイッチトキャパシタフィルタでも構成することは可能だが、その場合は折り返し防止のプレフィルタを必要とする。

ところで、一般的に連続時間型 $\Delta\Sigma$ 変調器は折り返し抑圧機能を有することが知られている⁽³⁾。しかし、提案する構成ではループフィルタを通す前に周波数変換をするため、RF 入力に LO の偶数倍の妨害波があると、それらはベースバンド近傍にダウンコンバートされるため、抑圧されない。

文献⁽⁴⁾の構成のように、ミキサの前段でフィルタリングする場合でも同様の問題があるが、フィルタのカットオフ周波数よりも高い周波数の妨害波は抑圧されるため、折り返しの影響は提案手法よりも小さい。

この問題は、ループ内に周波数変換機能を有するダウンコンバーティング ADC に共通する欠点である。

〈2・3〉 AD 変換器 提案手法では、原理的にベースバンド信号をオーバーサンプリングするという特徴を活かすため、 $\Delta\Sigma$ 変調器を利用する構成にした。

通常の $\Delta\Sigma$ 変調器を利用しないダウンコンバーティング ADC の信号対量子化雑音比 (SQNR) は入力が正弦波信号であると仮定して以下のように表される⁽⁴⁾。

$$SQNR_{OS} = 6.02N + 1.76 + 10 \log \frac{f_s}{2f_{BB}} [\text{dB}] \quad (1)$$

ここで、 N は ADC のビット数、 f_s はサンプリング周波数、 f_{BB} はベースバンド信号の帯域幅である。上式から、 $OSR = f_s/2f_{BB}$ に比例して精度を改善することがわかる。したがって、ダウンコンバーティング ADC は、サンプリング周波数とベースバンド信号帯域幅の比で SQNR を改善する。

ノイズシェーピングを組合せた場合の 1 次 $\Delta\Sigma$ ADC の SQNR の最大値は以下の式で与えられることが知られている⁽³⁾。

$$SQNR_{NS} = \frac{9M^2(f_s/2f_{BB})^3}{2\pi^2}, \quad (2)$$

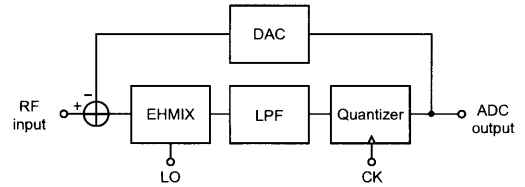


図3 Block diagram of simulated down converting ADC

ここで、 M は m を量子化ステップ数としたとき $M = \text{Floor}(m + 1/2)$ で与えられる。1 ビット量子化器では $M = 1$ となる。上式からわかるように OSR の 3 乗に比例して SQNR が改善される。

上記 2 つの式から達成可能な SQNR を計算すると、 $\Delta\Sigma$ 変調器の構成を利用する場合は量子化器 1 ビット、 OSR が 100 倍の条件で、 $SQNR_{NS} = 56.6 \text{ dB}$ となり約 9 ビットを得ることができる。対して、 OSR が同じノイズシェーピングのない普通の ADC は、 OSR が 100 倍でも SQNR の改善は 20 dB に留まるため $SQNR_{OS} = 56.6 \text{ dB}$ を達成するために約 6 ビットの量子化器が必要となる。

RF 動作する 6 ビット ADC を実現することは非常に難しいが、1 ビットであれば容易に実現できる。したがって、原理的に AD 変換出力がオーバーサンプルされており、ノイズシェーピングが効果的に作用することと、回路実現の容易さからダウンコンバーティング ADC には $\Delta\Sigma$ 変調器構成を利用することが適している。以上の理由で、 $\Delta\Sigma$ 変調器構成を採用した。

また、 $\Delta\Sigma$ 変調器構成の量子化器の精度は自由に設定することができるが、多値の量子化器を用いると、デジタル出力をアナログ入力に帰還する構成であるため、高速かつ高精度の DA 変換器が必要となり高精度化のネックとなり得る。

この検討は原理確認を目的としているため、実装の簡単な 1 ビットの量子化器を採用した。

3. 機能レベルシミュレーション

ダウンコンバーティング ADC の機能レベルシミュレーションを MATLAB で行った。システム構成は図 3 に示すようにした。 OSR は 100 とし、量子化器は 1 ビットの理想量子化器を用いた。ループフィルタは 1 次の理想積分器とした。また、EHMIX の奇対称素子は後のシミュレーションでバイポーラトランジスタペアを利用する都合で、ハイパータンジェントでモデル化した。

〈3・1〉 EHMIX の RF 入力レベルの設定 提案方式では、ミキサの周波数変換結果を直接 AD 変換するためミキサの線形性が精度に直接影響する。したがって、ミキサ歪の電力が量子化雑音電力以下となる RF 入力レベルを見積もる。

図 4 は、RF 入力レベルを変化させたときの出力歪電力をシミュレーションした結果である。RF 入力は 200.033 kHz と 200.046 kHz、LO 入力は 100 kHz として IIP3 を測った。

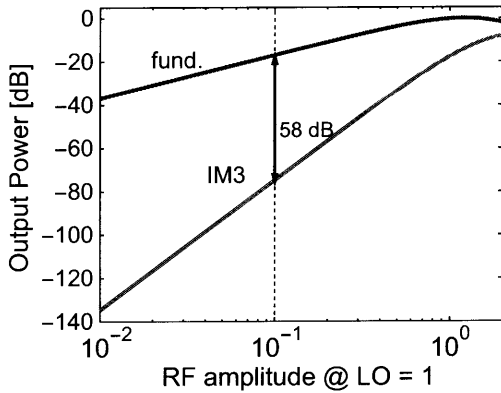


図4 IIP3 of EHMIX simulation results

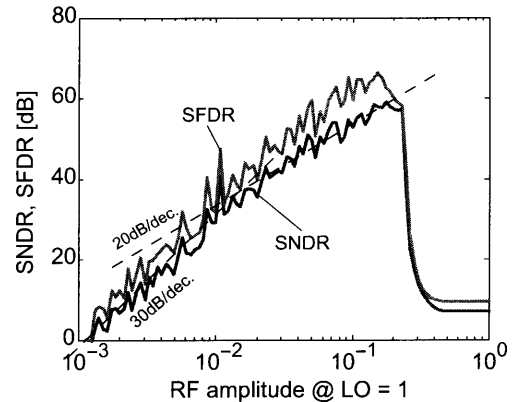


図5 RF amplitude vs SNDR or SFDR.

LOの振幅は、ミキサの感度を良くするために文献⁽⁵⁾を参考にして1と決めた。

青線が基本波、緑線が3次相互変調歪である。偶数時の歪みは完全に奇対称な素子を用いたため、生じなかった。また、より高次の相互変調歪は3次よりも1桁以上少ないことを確認した。

シミュレーション結果より、入力レベルを0.1以下とすれば約58 dBの信号ダイナミックレンジが得られることがわかった。

前節での計算結果から、量子化器1ビットOSRが100の1次 $\Delta\Sigma$ 変調器は約56.6 dBの精度を得られることがわかったので、ミキサの入力レベルは約0.1以下に制限すれば量子化の精度に対して十分歪を少なくできる。したがって、ミキサの入力レベルは、LOとRFの振幅レベル比が0.1以下になるように設定する。

(3・2) ダウンコンバーティングADCのシミュレーション ダウンコンバーティングADC全体のシミュレーションを行う。RF周波数は200.03 kHz、LO周波数は100 kHzとし、サンプリングはRF周波数で行った。変換されたベースバンド信号は、0.03 kHzの位置にダウンコンバージョンされる。

また、入力振幅は前節の検討結果から0.1以下に制限されなければならない。入力、RFと帰還信号の和になるので最大で2倍のRF振幅となる可能性があることから、帰還信号のピーク値は0.05とした。したがって、フルスケールは0.1でLSBが0.05である。

図5にRF振幅レベルの変化に対する信号電力と帯域内雑音電力の比(SNDR)と信号電力と最大高調波電力の比(SFDR)を示す。青線で示したカーブがSNDRを示しており、緑線がSFDRのカーブを示している。SNDRは、OSRを100として帯域内の雑音の和と信号の比から計算した。

図5から、最大SNDRは入力レベル0.1の付近で最大SNDR約60 dBを達成できている。ほぼ、計算結果通りの値を得られており良好に動作していると考えられる。

また、同図よりSFDRのカーブとSNDRのカーブの傾きがほぼ一致しており最大SNDRが歪によって制限されてい

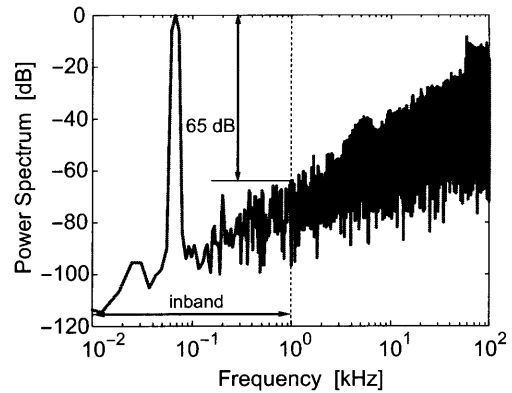


図6 EHMIX+DSADC spectrum

る様子が観測される。特に、振幅レベルが小さい領域ではカーブの傾きが30 dB/dec.となっており入力レベルと出力SNDRが1:1の関係で変化していない。

図6に、最大SNDR時のスペクトラムを示す。ノイズシェーピング特性が確認できるが、ノイズフロアよりも大きい高次高調波が出ている。このことから高調波歪によって、最大SNDRが制限されていると想像される。

歪の原因の一因として、ループフィルタの高調波抑圧が十分ではないため高調波歪がダウンサンプルされて生じていると推測される。

また、EHMIXはLO信号の偶数倍の高調波に感度があるが、ミキサ前段にプレフィルタが存在しないため帰還信号の偶数倍高調波を検出している可能性もある。

したがって、ループフィルタの次数を上げる、ミキサにプレフィルタを付けるか帰還経路でフィルタリングをする等の工夫をして、所望の周波数以外の成分を抑圧することで精度が改善されると思われる。

その他、ADC出力を多値化することも、 $\Delta\Sigma$ 変調器出力の歪低減に有効であると考えられる。

提案構成が動作可能であることは確認できたため、次節では実際に回路実現するための構成を考える。

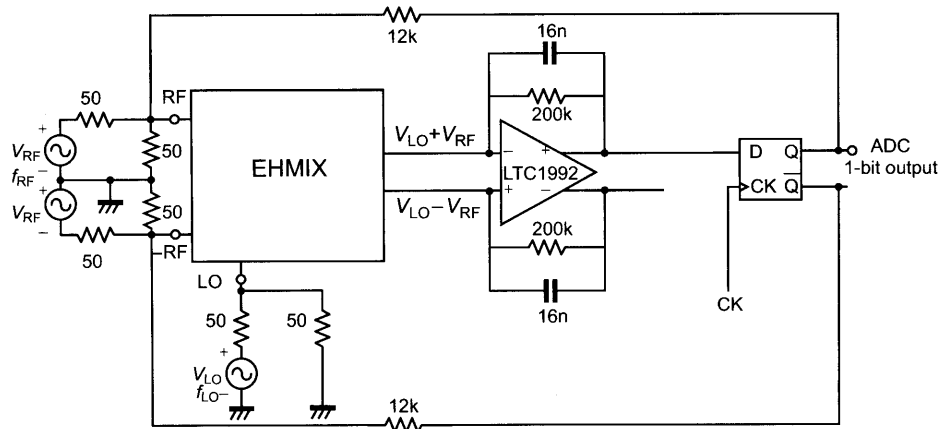


図7 Circuit implementation of proposed structure

4. 提案する $\Delta\Sigma$ AD変換器の回路構成

前節までの議論を踏まえ、提案する EHMIX と $\Delta\Sigma$ 変調器を組合せたダウンコンバーティング ADC の回路実装を行った。概観を図7に示す。回路定数は、シミュレーション後に原理確認のためにディスクリート回路で実験を行うことを見越して設定した。そのため取り扱う最大周波数は、RF 入力を模擬した 200k Hz である。また、電源電圧は、使用する IC の都合で ± 2.5 V とした。偶高調波ミキサは、バイポーラトランジスタを利用した差動アンプで作成した。積分器は、全差動アンプを用いてミキサの出力インピーダンスと帰還容量で決まる時定数の 1 次 LPF にした。量子化器は、簡単のために D ラッチを用いた。

次の小節からそれぞれの回路ブロック設計の詳細を述べる。

〈4・1〉 EHMIX の回路実装 差動型 EHMIX は、差動アンプを用いて実現した。使用したトランジスタは、バイポーラトランジスタペア IC, CA3046 をモデル化したものである。図8に詳細な設計を示す。差動対の片側に RF 信号を入力し、もう一方に LO 信号を入力することで RF 信号と LO 信号の加算（減算）を行うと同時に、増幅作用を利用してクリッピングも同時に行うことができる。

この構成では、差動入力の周波数が異なるため同相電位が常に変化する。同相電位の変化が差動信号として出力されると歪が増えるため、十分な同相抑圧が要求される。そこで、テール電流源に 2.6 k Ω の抵抗を付けて出力インピーダンスを大きくする工夫をした。

設計したミキサは、基本波と最大高調波である 3 次高調波歪電力との比が約 80 dB あり、量子化雑音よりも十分に歪みが少ないことを確認した。

〈4・2〉 積分器の実現 積分器は、全差動オペアンプ LTC1992 を利用した。フィルタの時定数は、任意に決定することができるが量子化雑音の伝達関数と、AD 変換器のエイリアシング防止を考慮して決める必要がある。このシミュレーションでは RF でサンプリングを行うため、少なくとも 100 kHz 以下に信号を制限する必要がある。ここでは、ベースバンド帯域の上限周波数がカットオフ周波数となるよう

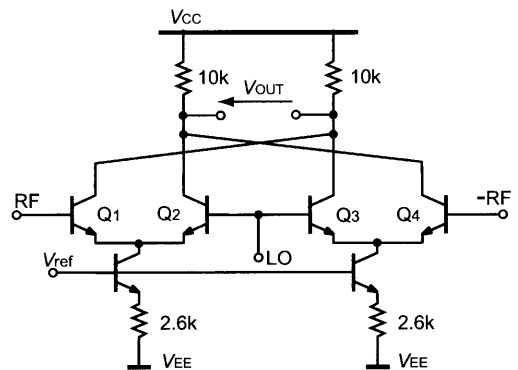


図8 Balanced EHMIX

に、ミキサの出力抵抗 10 k Ω に対して帰還容量を約 16 nF と決めた。

〈4・3〉 量子化器とアップコンバータ 量子化器は、簡単のため D ラッチを利用した。入力は単相だが、出力は Q と \bar{Q} を持つため、帰還は差動で行うことができる。

また、提案する構成では積分器出力のベースバンド信号を RF 周波数でサンプリングするため、アップコンバータを兼ねる。さらに、出力は 1 ビットの信号であるため精度の誤差はほぼ 0 であり 1 ビット量子化器を利用した高精度なアップコンバータを同時に実現することができる。

D ラッチ出力電圧は ± 2.5 V のロジックレベルでスイングするため、ミキサ入力部の電圧がちょうど 1LSB となるように、帰還経路に直列に 12 k Ω を挿入し減衰させた。

5. 回路レベルシミュレーション結果

設計した回路の spice シミュレーションを行った。シミュレーション条件は次のようにした。RF 周波数 200.03 kHz, LO 周波数は 100 kHz で行った。LO 振幅は 100 mV, RF 振幅と帰還信号は 5 mV とした。したがって、RF と帰還信号の和のピーク値と LO のピーク値との比が 0.1 となる。図9は、spice シミュレーションの FFT 結果である。ノイズシェーピング特性と、ダウンコンバージョンされていることが確

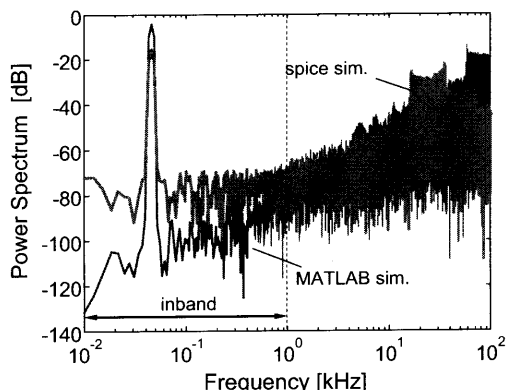


図9 Power spectrum of proposed down converting ADC. the green curve shows spice simulation result and the blue curve shows MATLAB simulation result for comparison.

認できる。このとき、SNDRは約36 dB、SFDRは52 dBとなった。機能レベルシミュレーションと比較してSNDRは20 dB程度劣化している。同図を見るとノイズフロアを引いており、精度が60 dBに満たない原因となる雑音があることがわかる。雑音の原因は、特定には至っていないがオペアンプが有限の利得と帯域をもつことや、トランジスタや抵抗の雑音など複合的な原因が考えられる。この原因を特定し、精度を改善することは今後の課題である。

SNDRは36 dBに留まったが、機能レベルのシミュレーション結果同様にRF周波数からベースバンド帯域に直接周波数変換できており、回路レベルでもダウンコンバーティングADCが実現できていることが示された。

6. まとめ

RF周波数を直接ベースバンドに変換可能なダウンコンバーティングADCを提案した。提案する手法は、RF周波数とサンプリング周波数を同じにすることで、より広帯域を受信可能な方法であることを示した。

提案した手法を、システムレベルのシミュレーションとトランジスタレベルのシミュレーションによって検討した。システムレベルのシミュレーションから提案した構成を用いることでRF信号から直接ベースバンド信号を復調できることを示した。機能レベルシミュレーションでは、約60 dBのSNDRが得られており、良好に動作している。しかし、振幅が小さい領域では、入力信号レベルに対するSNDRの傾きが30 dB/dec.になっており非線形性が影響していると考えられる。

回路レベルシミュレーションでも、ノイズシェーピング特性と周波数変換機能が実現できている様子が観測された。回路レベルでも動作可能であることが示されたが、ノイズフロアを引いておりSNDRは約36 dBに留まった。

今後は、spiceシミュレーションと同様の回路定数で作成したディスクリートの試作回路を測定し、実際の動作を確かめる。また、LSI化を見越してMOSトランジスタで、ダウンコンバーティングADCを実現するための検討を行う。

特に、トランスコンダクタンスや出力インピーダンスがバイポーラと比較して低いという欠点もあるため、その差をよく検討する必要がある。

また、精度のボトルネックとなっている点を明らかにすることも今後の課題である。

謝 辞

本研究はJSPS科研費(15K06048)と東京大学大規模集積システム設計教育研究センター(VDEC)を通し、日本ケイデンス株式会社の協力で行われたものである。

参考文献

- (1) 高橋卓人, 杉本俊貴, 谷本 洋, 吉澤真吾, 「偶高調波ミクサと $\Delta\Sigma$ -TDCを用いたダウンコンバーティングAD変換器の提案」, 電気学会電子回路研究会資料, ECT-016-090(2016)
- (2) 安田彰, 「周波数変換機能を有する $\Delta\Sigma$ 変調器の検討」, 電子情報通信学会総合大会講演論文集, pp. 429-430, 1999年 3月,
- (3) 安田 彰, 和保 孝夫, 「 $\Delta\Sigma$ 型アナログ/デジタル変換器入門」, 丸善, 2007
- (4) David Johns and Kenneth Martin, *Analog Integrated Circuit Design*, John Wiley & Sons, Chapter 14, pp. 536, Nov. 1996
- (5) Hiroshi Tanimoto and Takafumi Yamaji, "A Balanced Harmonic Mixer Based on BJT Differential Pairs," 2001 Microwave Workshop and Exhibition (MWE'01), Dec. 2001.