

1.8V 動作 2 GHz 0.18  $\mu\text{m}$  CMOS イメージ抑圧ミキサの測定と評価

高橋大輔\*, 遠藤勇太†, 谷本洋 (北見工業大学)

Design and Evaluation of 2 GHz Image Rejection Mixer Operating from 1.8 V supply Voltage in 0.18  $\mu\text{m}$  CMOS Technology

Daisuke Takahashi\*, Yuta Endo†, Hiroshi Tanimoto (Kitami Institute of Technology)

## Abstract

Design, implementation and measurement of an image-rejection down-conversion mixer is presented. The proposed image-rejection mixer has a very wide image-rejection range of 1 MHz to 100 MHz in baseband. The mixer consists of conventional Gilbert type I/Q mixer followed by a current-input active RC polyphase filter for image rejection in baseband. The mixer is fabricated in a 0.18  $\mu\text{m}$  CMOS process and operates successfully as an image-rejection mixer.

キーワード：ミキサ, イメージ除去, 能動 RC ポリフェーズフィルタ, 随伴回路  
(Mixer, Image Rejection, Active RC Polyphase Filters, Adjoint Circuits)

## 1. はじめに

近年, 情報通信は携帯電話での動画配信や無線 LAN におけるより快適なインターネットの利用のために情報伝達速度の高速化のための無線通信機の広帯域化が望まれている。たとえば, 第 4 世代の携帯電話では 3 GHz 帯でベースバンド (BB) 帯域が 100 MHz 程度のシステムを想定している<sup>(1)(2)</sup>。

広く使われているスーパーヘテロダイン (SH) 方式の受信機では, 受信信号である RF 信号に局部発振器 (LO) からの LO 信号をミキサで掛け合わせて出力信号である中間周波数 (IF) へ周波数変換している。しかし, SH 方式では RF 信号周波数以外の周波数も同じ IF 信号周波数へ周波数変換されてしまうイメージ混信が問題になる。

このイメージ混信を避けるため, SH 方式ではミキサにイメージ抑圧フィルタとしてキャリアに比べて狭帯域の BPF を前置するのが普通である。非常に広帯域な BB 信号を有するシステムでは前記のイメージ抑圧 BPF も広帯域にする必要があるが, BPF は共振回路を用いて構成されるため集積化が困難であり, 挿入損失が増加するなどのため広帯域化も容易ではないという問題がある。

一方, ミキサによる周波数変換後の IF において, イメージ信号と所望信号は同じ周波数であるが, 互いに位相の回り方が逆になるので位相の回り方を区別できる複素係数フィルタを用いれば, ミキサに複素フィルタを後置することによってもイメージ混信を抑圧することができる。特に, RC ポリフェーズフィルタ (RCPF) は集積化可能であるうえ, 広帯域化が可能である<sup>(4)</sup>。

そこで, 我々は超広帯域無線通信システムの構成に必要なイメージ抑圧ミキサを実現するために必要な技術を検討するための第一ステップとして, 第 3 世代の携帯無線で使用されている 2 GHz 帯において 100 MHz の BB 帯域を取り

扱える RCPF を用いたイメージ抑圧ミキサを 0.18  $\mu\text{m}$  CMOS プロセスによって実現するための検討を行った。本報告では, 提案するイメージ抑圧ミキサのアーキテクチャ, 回路設計, 試作評価結果の概要について報告する。

## 2. 提案するイメージ抑圧ミキサの構成

構成に当って, 次のような方針で臨んだ。

- 100 MHz を超える超広帯域の BB 信号を RF から BB まで通すため, イメージ抑圧フィルタはミキサに前置するのではなく, RCPF を後置することで実現する。これにより, イメージ抑圧フィルタも集積化する。
- 上の項目から, ミキサは必然的に I/Q ミキサが必要となり, 直交 LO 信号が必要となる。基本特性の確認が目的なので, VCO は内蔵しない代わりに 90° 移相器を内蔵する。
- 現有の評価測定機器の環境 (~ 3 GHz) を考慮し, RF 信号は 2 GHz 帯とする。
- 標準的な CMOS プロセスで実現する。使用プロセスは, RF 信号の周波数と, 過去に設計経験があることから, TSMC 0.18  $\mu\text{m}$  ミクストシグナル CMOS プロセスとする。低消費電力化のため, 電源電圧は 1.8 V 単一電源とし, I/O 用の 3.3 V は使わない。

以上の方針から, 実現すべきイメージ抑圧ミキサの構成を図 1 のように決めた。次に各ブロックの設計方針を説明する。

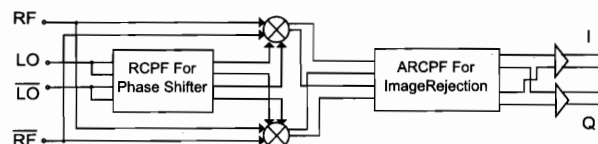


図 1 イメージ抑圧ミキサの構成

Fig. 1. Block diagram of the proposed image rejection mixer

† 現在, セイコー NPC (株)。

〈2・1〉 **LO用90°移相回路** 2 GHz帯の携帯電話でも周波数割り当ての幅が250 MHzほどあるため、これほどの広帯域で動作する90°はあまり選択肢がなく、デジタル分周回路によるものと、RCPFによるものくらいに限定される。デジタル方式は使用帯域幅に関する制約は緩いが、正確な90°移相器を実現するには少なくとも2分周の必要があり、消費電力が増える。これに対してRCPFによる90°移相器は比帯域が小さいため容易に実現でき、受動回路であるため消費電力も発生しない。このため、RCPFを採用することにした。

〈2・2〉 **ミキサ本体** RCPFによるイメージ抑圧フィルタを後置するため、4相信号を出力するI/Q直交ミキサが必要である。電源電圧が1.8 Vあるため、標準的な差動入力差動出力のギルバート型ミキサをNMOSで構成したものにする。

〈2・3〉 **イメージ抑圧用RCPF** 通過域/阻止域が1 MHz~100 MHz(中心周波数10 MHz, 比帯域100)の6段RCPFが設計済みなので<sup>(4)</sup>, これを再利用する。受動型と、アクティブ型の両方があるが、比帯域が大きいので受動型では素子値広がりが多い。このため素子値広がり小さくできるアクティブRCPF(A-RCPF)を採用する。このA-RCPFのイメージ抑圧比は設計値が37 dBである。本格的なイメージ抑圧ミキサとしては60 dB程度のイメージ抑圧が必要と考えられるが、まずは実現性の検討のため、6段A-RCPFで設計を行う。

### 3. 回路設計

〈3・1〉 **ミキサ部の設計** 差動入出力のギルバート型ミキサの標準的な構成とし、ミキサ部はNMOSで構成した。通常、ミキサの出力は電流源と看做せるので出力インピーダンスが高い。しかし、ミキサの負荷はA-RCPFであるため、低インピーダンスで電圧駆動する必要がある。出力インピーダンスを下げるためにソースフォロワ等のバッファを追加すると消費電流が増加するだけでなく、歪も増加する問題がある。そこで、A-RCPFを電流入力型に変更することとし(後述)、ミキサの負荷はPMOSで構成した単なる電流源としておく。

実際に設計したミキサ回路の1系統分を図2に示す。図に示すように、RF信号は下側の差動対のソースデジェネレーション抵抗の両端から差動信号として入力するが、チップ外部の内部抵抗50 Ωの不平衡信号源との整合を取るため、チップ外に50 Ω:200 Ωのバランを設けるので、RF入力端子間のインピーダンスが200 Ωとなるように設計した。また、ミキサの電流スイッチMOSのバイアス $V_{SWbias}$ を外部から与えるようにした。

ミキサ出力は次段の電流入力A-RCPFの低インピーダンスで終端されるので、出力端子の直流電位設計は自由度が大きい。レベルシフト回路が必要なくなるよう、 $V_{DD}/2$ に設定した。このため、下側の電流源を低電圧で動作するスワンソンカレントミラーとした。全体の動作電流を決める

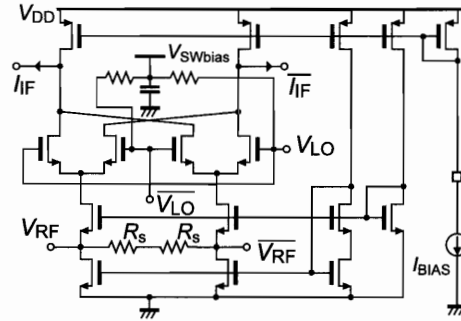


図2 ミキサ回路の構成  
Fig. 2. Circuit diagram of a mixer core

$I_{BIAS}$ の電流源は外部から調整できるようにしてある。ミキサ部分コア(1チャンネルのみ)の動作電流設計値は2 mAである。

〈3・2〉 **LO用90°移相器(RCPF)の設計** 図3(a)に一般的なRCPFの回路を示す。RCPFを90°移相器として動作させるには、入力端子1, 2に正相を3, 4に逆相を入力すればよく、等振幅で位相のみが90°異なる4相対称信号が出力される。そのため、ミキサの前にRCPFを接続し、4相のLO信号を生成してミキサに入力する構成とした。

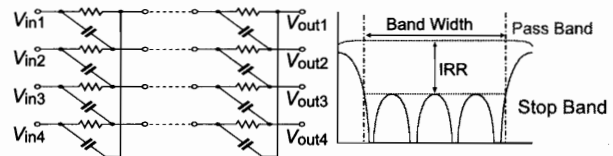


図3 (a)多段RCPFの回路構成 (b)RCPFの周波数特性  
Fig. 3. Multi-stage RC PF construction (a), and its frequency responses (b)

本イメージ抑圧ミキサは第3世代の携帯電話の使用周波数(2GHz)を想定して設計した。そのため、入力周波数が1.38G~2.35GHzの範囲で90°移相器として使用できるように設計した。設計した3段RCPFの素子値を表1示す。n段目の抵抗と容量をそれぞれ $R_n, C_n$ と表した。

表1 3段RCPFの素子値  
Table 1. Element values of 3-stage RC PF

n	$R_n$ [Ω]	$C_n$ [pF]
1	200.000	0.556109
2	432.518	0.204430
3	935.358	0.0751499

〈3・3〉 **イメージ抑圧用A-RCPFの設計** イメージ抑圧フィルタとしてRCPFを用いる場合の入力は信号源抵抗の小さい信号源で電圧駆動しなければならない。ところがミキサの出力信号を電圧として取り出すと、出力電圧スイ

ングを十分確保すること、電源電圧を低くすることが矛盾し、低電源電圧化に適さない。もし、逆にミキサの出力信号を電流で取り出し、ミキサの負荷となるイメージ抑圧フィルタの入カインピーダンスを低くして電流駆動することができれば、ミキサの出力電圧スイングを小さくでき、電源電圧を低く保ちながら必要なダイナミックレンジが確保できる可能性がある。

しかし、本来 RCPF は電圧源で駆動することを前提にした回路であり入力を電流源駆動とした場合は本来の電圧伝達関数（イメージ抑圧特性）と異なった特性を示す。このため、まず電流入力の場合に本来のフィルタ特性を得るにはどうしたらよいかを検討した。

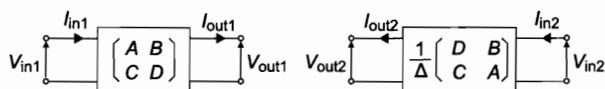


図 4 (a)RCPF の伝達関数 (b) 入出力を逆に接続したときの RCPF の伝達関数  
Fig. 4. Transfer functions for a normal RCPF (a), and its flipped version (b).

元来 8 ポート回路である RCPF は、4 つの入力信号が電圧振幅が等しく互いに 90° 位相の異なる対称 4 相交流信号であるなら、回路自体が 4 回対称であるため 1 つの相だけを考えることにより 2 ポートの回路として扱うことができる（他の相は 90° ずつ位相をずらしたものになる）。RCPF を 2 ポートと考えた時の F 行列を使って、入出力の電圧・電流は次のように表される。

$$\begin{bmatrix} V_{in1} \\ I_{in1} \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \begin{bmatrix} V_{out1} \\ I_{out1} \end{bmatrix} \dots\dots\dots (1)$$

式 (1) より出力開放電圧伝達関数は

$$\left. \frac{V_{out1}}{V_{in1}} \right|_{I_{out1}=0} = \frac{1}{A} \dots\dots\dots (2)$$

となる。また同式より、電流源で駆動し開放電圧信号を出力とした場合、伝達関数はトランスコンダクタンス  $V_{out1}/I_{in1}|_{V_{out1}=0} = 1/C$  となり電圧伝達関数と一致しないため、特性が変わる。

同じ形の伝達関数を得るためには F 行列の A 要素と D 要素が入れ替わればよいのであるが、よく知られているように逆 F 行列ではそのようになる。すなわち、図 4(a) の入出力を反対にして考えると、同図 (b) の F 行列 (=逆 F 行列) は元の F 行列の要素で表して次のようになる。

$$\begin{bmatrix} V_{in2} \\ I_{in2} \end{bmatrix} = \frac{1}{\Delta} \begin{bmatrix} D & B \\ C & A \end{bmatrix} \begin{bmatrix} V_{out2} \\ I_{out2} \end{bmatrix} \dots\dots\dots (3)$$

ただし、 $\Delta = AD - BC$  である<sup>†</sup>。式 (3) より電流で入力し短  
<sup>†</sup> RCPF は非相反回路なので必ずしも  $\Delta = 1$  とはならないが、 $|\Delta| = 1$  は成り立つことが証明できる。

絡電流を信号として取り出せば、短絡電流伝達関数が

$$\left. \frac{I_{out2}}{I_{in2}} \right|_{V_{out2}=0} = \frac{\Delta}{A} \dots\dots\dots (4)$$

となり、 $\Delta$  の位相を除いて開放電圧伝達関数と一致する。

以上より、設計したイメージ抑圧ミキサでは電源電圧低減のためミキサ回路からの出力信号を電流で取り出し、通常とは逆向きに接続した RCPF でイメージ抑圧を行う構成にした。

さらに、素子値広がりが増大にならないようにするため、RCPF を演算増幅器を用いた能動 RCPF(A-RCPF) として構成した。すなわち、通常の RCPF を能動化した構成<sup>(4)</sup>において電流と電圧を取り替えれば所望の電流入力電流出力の A-RCPF を実現できることが上記の議論からわかるので、通常の A-RCPF を設計した後に、その随伴回路を求めれば、ちょうど RCPF を逆に使ったのと同じ電流伝達関数が得られる。図 5 に最終的な随伴 A-RCPF の回路構成を示す。回路中に用いた OTA は我々が以前通常の A-RCPF 試作で用いたもの<sup>(4)</sup>と同様、CMOS インバータだけで構成した全差動 OTA である。

図 5 から明らかなように、随伴 A-RCPF の入力は負帰還のかかった OTA の入力端子なので、その入力インピーダンスは非常に低く、ミキサの出力電流をほぼ完全に吸収することができ、その電位は OTA の同相入力電圧の設定値に固定され殆ど変動しない。

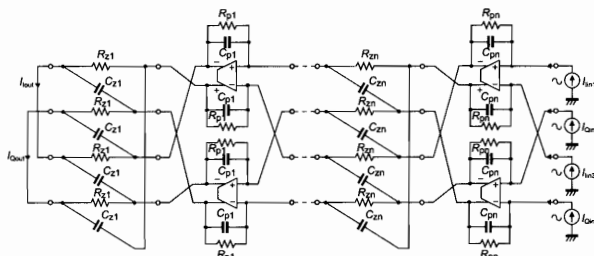


図 5 最終的な随伴 A-RCPF の回路構成  
Fig. 5. Final circuit of the adjoint A-RCPF.

イメージ除去に用いる A-RCPF は IF 信号周波数を 1 M~100 MHz の範囲で使用することを想定し 6 段構成にした。1 M~100 MHz において通過域に対して阻止域で信号の抑圧する比率であるイメージ除去比 (IRR) が 37 dB の等リプル特性が得られるように設計した 6 段 RCPF の素子値を表 2 に示す。

最後に A-RCPF の出力信号は電流であるので A-RCPF の後ろに A-RCPF と同じ OTA を用いた電流電圧変換器を接続し、出力信号を電圧として取り出す。

#### 4. シミュレーション結果

全体としてのイメージ抑圧ミキサは電源電圧 1.8 V、LO 信号周波数  $F_{LO}$  を 1.38 GHz~2.35 GHz の範囲で設計した。IF 周波数は低 IF 受信機を想定して 50 MHz とした。これは

表 2 6 段能動 RCPF の素子値  
Table 2. Element values for 6-stage A-RCPF

$n$	$R_{pn} = R_{zn}$ [k $\Omega$ ]	$C_{zn}$ [pF]	$C_{pn}$ [pF]
6	2.00000	0.89704	0.41405
5	4.00000	0.93408	0.84533
4	6.00000	1.61945	1.60057
3	9.00000	2.89653	2.93070
2	15.0000	4.51966	4.99417
1	26.0000	5.43035	11.7646

イメージ抑圧の帯域が 1 MHz~100 MHz なので、その中心を選んだためである。また、ミキサを構成する電流スイッチ 4 個にそれぞれ 1 mA の電流を流す設計とした。

〈4・1〉 A-RCPF のイメージ抑圧比 (IRR) イメージ抑圧ミキサの IRR は A-RCPF の IRR に依存している。そのため A-RCPF が 1 M~100 MHz の範囲で所望の IRR を確保できているかシミュレーションを行って確認する。通過域と阻止域の特性を 100 k~1 GHz の範囲でシミュレーションを行った。シミュレーション結果を図 6 に示す。同図より A-RCPF は 1 M~100 MHz の範囲において IRR が 37 dB になることが確認できた。

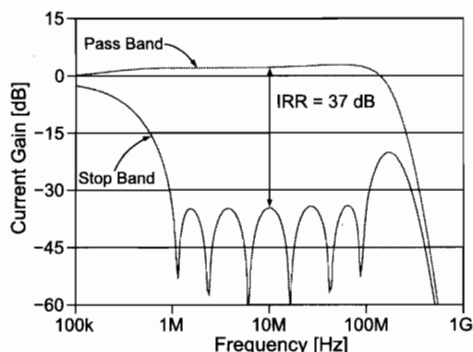


図 6 A-RCPF の周波数特性 (シミュレーション)  
Fig. 6. Simulated frequency response of A-RCPF

〈4・2〉 ミキサ全体の変換利得および IIR 次にイメージ抑圧ミキサ全体での変換利得と IRR を確認する。測定時に RF, LO 入力には 50  $\Omega$ : 200  $\Omega$  のバランを介して入力するため、ミキサ側から信号源を見た等価回路として 4 倍の信号源抵抗  $4R_s = 200 \Omega$  と 2 倍の信号源電圧を与えた。また、LO 信号経路に直流阻止用の容量  $C_c$  を挿入した。ミキサ出力には測定系を想定して  $R_o = 1 M\Omega$  と  $C_o = 7 pF$  の並列負荷をつけた。シミュレーション回路を図 7 に示す。

イメージ抑圧ミキサの所望信号に対する変換利得の LO 信号振幅依存性をシミュレーションで求めた。結果を図 8 に示す。

図 8 より LO 信号振幅が  $2V_{LO} \approx 2.0 V$  で変換利得が飽和し、約 14 dB となった。実際に測定する際にはバランにより LO 信号振幅が 2 倍になるので LO 信号振幅は 1 V で変

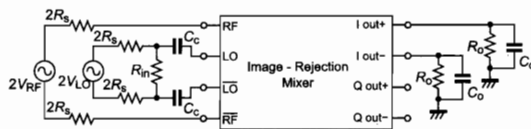


図 7 シミュレーション回路構成  
Fig. 7. Structure of simulation circuit

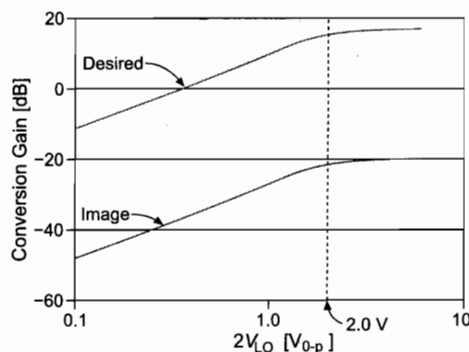


図 8 LO 振幅を変化させたときの変換利得の変化  
Fig. 8. Simulation of VLO vs conversion gain

換利得が飽和することになる。

次に LO 信号周波数を 1.95 GHz に固定し、出力信号である IF 信号周波数が 100 k~1 GHz になるように RF 信号周波数を 0.95 GHz~2.95 GHz (= 1.95 GHz  $\pm$  1 GHz) まで変化させて入力した。このとき RF 信号周波数が LO 信号周波数より低い場合が所望波入力であり、RF 信号周波数が LO 信号周波数より高い場合はイメージ信号入力である。シミュレーション結果を図 9 に示す。

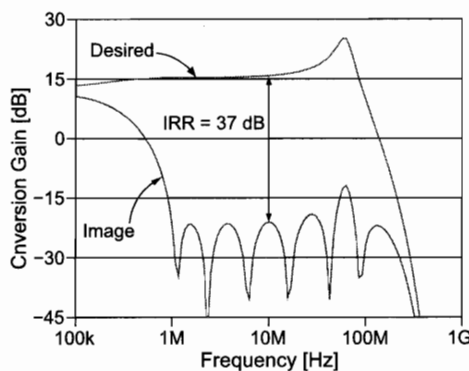


図 9 イメージ抑圧ミキサのシミュレーション結果  
Fig. 9. Simulated conversion gain

図 9 より、イメージ抑圧ミキサ全体としての IRR が 37 dB となりイメージ抑圧フィルタが正常に動作していることが確認できた。しかし、全体の特性である図 9 では A-RCPF だけの特性である図 6 と異なり 70 MHz 付近でピークが発生している。これは A-RCPF に後置した電流電圧変換回路に用いた OTA の位相余裕が不足していたためであり、位相

補償用のキャパシタ値をわずかに増加すれば解消されることが分かっている†。

〈4・3〉 3次インターセプト点 3次インターセプト点の測定は周波数が近い等振幅の2信号を足し合わせて入力し、出力信号の基本波と3次歪みの振幅をそれぞれ測定する2トーンテストで測定する。3次インターセプト点は入力信号の振幅に比例して増加する基本波と入力信号振幅の3乗に比例して増加する3次歪み成分の近似線が交差する点のことであり交差したときの入力信号の電力をIIP3とし、それに対応する出力の電力をOIP3と呼ぶ。

2トーンテストのシミュレーションは電源電圧 $V_{DD} = 1.8\text{ V}$ 、ミキサ部のLO信号を与えるNMOSのゲート電圧を $V_{SWbias} = 1.3\text{ V}$ 、第1のRF信号の周波数を1.4 GHz、第2のRF信号の周波数を1.41 GHz、LO信号の周波数を1.43 GHz、振幅を $V_{LO} = 2V_{0-peak}$ として行った。シミュレーション結果を図10に示す。図よりIIP3 = -8.6 dBmとなることが分かる。

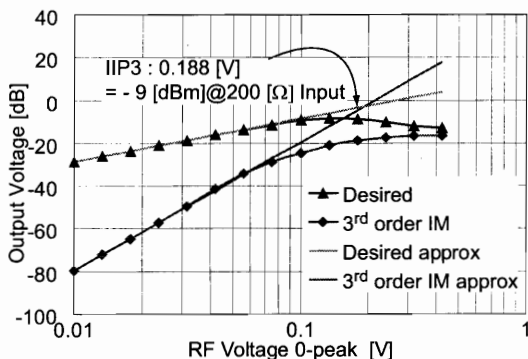


図10 IIP3のシミュレーション  
Fig. 10. Simulated IIP3

〈4・4〉 雑音指数 設計したイメージ抑圧ミキサの雑音指数(NF)をシミュレーションを用いて確認する。

シミュレーションは雑音の折り返しを考慮したPNOISE(周期定常雑音)解析を用いる。シミュレーション結果を図11に示す。同図より、NFは通過帯域において22 dB~29 dBの間に収まることが分かる。

## 5. 測定結果

設計したイメージ抑圧ミキサはTSMC社の0.18  $\mu\text{m}$  1P6M CMOSプロセスで試作した。チップは60ピンのQFPパッケージに実装し、ソケットを介して評価用PCBに取り付けて評価を行った。電源電圧は $V_{DD} = 1.8\text{ V}$ 、入力信号バイアスに $V_{SWbias} = 1.3\text{ V}$ を入力しカレントミラー回路へのバイアス電流 $I_{BIAS}$ によってミキサ電流スイッチ1組に流れる電流を常に1 mAを維持するようにした。

† このピーキングはレイアウト後の寄生容量を含めたシミュレーションで発覚したが、既にテープアウト後だったため修正できなかった。

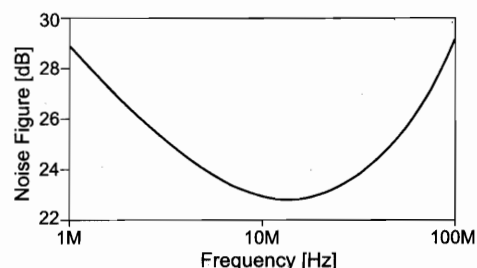


図11 イメージ抑圧ミキサのNFのシミュレーション結果  
Fig. 11. Simulated NF of Image Rejection Mixer

RF信号とLO信号は共に正相と逆相の2相信号を入力する必要があるためバルンを用いて2相信号を生成した。

〈5・1〉 イメージ抑圧特性の評価 IRRの測定回路構成を図12に示す。また、出力信号の測定は差動プローブを用いスペクトラムアナライザで行った。

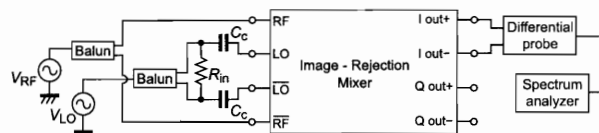


図12 測定回路構成  
Fig. 12. Measurement circuit

LO信号を1.95 GHzに固定し、RF信号周波数をIF信号周波数が10 MHzになるように設定して、LO信号振幅を変化させて所望波入力時の振幅とイメージ信号入力時の振幅の変化を測定した。結果を図13に示す。

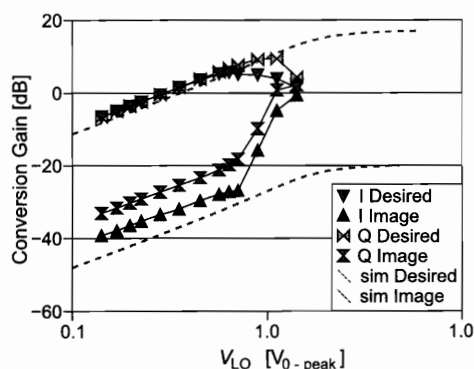


図13 LO振幅に対する変換利得の変化測定値  
Fig. 13. Measured conversion gain vs. LO signal level

図13より、LO信号振幅が0.6 Vよりも低い範囲においてはイメージ信号入力時の振幅が所望波入力時よりも低く、イメージ除去が行われていることが分かった。所望信号に対する変換利得は $V_{LO} = 1.0 V_{0-peak}$ において10 dBを超え、シミュレーション結果の14 dBに近いが、LO信号振幅が0.8 Vを超えた辺りから所望波信号振幅が減り始め、イメー

ジ信号の増加が顕著になり急激にイメージ除去率が悪化している。

IRR 悪化の原因は現在のところ不明であるが、LO 信号振幅が小さい範囲であればイメージ除去ができていますので LO 信号振幅を  $V_{LO} = 0.3 V_{rms}$  と小さくして IRR の測定を行った。

IRR の及び変換利得の測定においてはシミュレーションと同様に RF 信号周波数を IF 信号が 100 k~1 GHz になるように 0.95 G~2.95 GHz まで変化させて入力を行った。また、利得抑圧が起こらないように RF 信号振幅は 10 mV とした。測定結果を図 14 に示す。

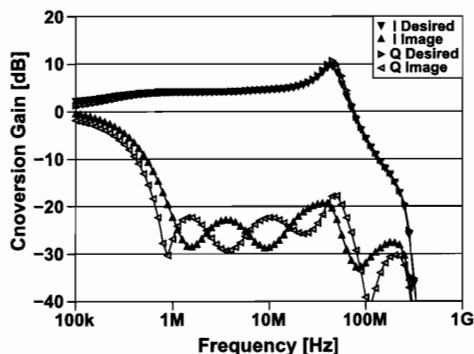


図 14 イメージ抑圧特性の測定結果  
Fig. 14. Measured IRR characteristics

同図より所望波信号に対しイメージ信号は抑圧されていることが確認されるが、シミュレーションよりは悪く IIR は約 27 dB 程度であった。さらに、本来であれば出力端子 I と Q で同じ特性が得られる筈であるが、図では I 出力と Q 出力の信号とではイメージ信号の周波数特性が異なっている。また、変換利得が約 4 dB と低くなった。

RCPF のイメージ除去特性において入力信号の振幅誤差が存在する場合には阻止域でのノッチの位置が移動し、位相誤差がある場合にはノッチが埋まり、入力信号に振幅誤差と位相誤差が同時に存在した場合にはノッチが埋まったうえで IQ 各端子での特性が異なることが分かっている<sup>(5)</sup>。このため、原因としては A-RCPF 部分自体の他に、LO 用 90° 移相器を含む直交ミキサ部分での誤差も考慮する必要がある。

**〈5・2〉 IIP3 の測定結果** 3 次インターセプト点は 2 トーンテストによって測定した。  $V_{DD} = 1.8 V$ ,  $V_{S Wbias} = 1.3 V$ , LO 信号周波数 1.95 GHz,  $V_{LO} = 0.3 V$ , 第 1 の RF 信号周波数 1.93 GHz, 第 2 の信号周波数 1.92 GHz に設定し、パワースプリッターを用いて 2 つの RF 信号を足し合わせて試作したイメージ抑圧ミキサに入力した。測定結果を図 15 に示す。同図より IIP3 は  $IIP3 = -8.6 dBm$  となった。

**〈5・3〉 雑音指数の測定結果** 雑音の評価は  $V_{LO} = 0.3 V_{rms}$ ,  $f_{LO} = 1.95 GHz$  の信号を入力した状態で RF 信号入力端子に 50 Ω ターミネーションだけを接続して無入力時の出力をス

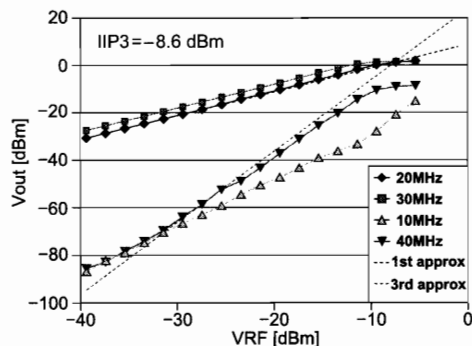


図 15 IIP3 の測定結果  
Fig. 15. Measured IIP3 characteristic

ペクトラムアナライザで測定した。

測定方法は測定帯域での無入力時の総雑音電力  $N_0$  を求めておき、これに対して 50 Ω の信号源から RF 信号を加えて、同じ帯域の総電力が  $N_0$  よりも 3 dB 増加したときの RF 信号入力の電力を以って雑音電力の入力換算値とした。このとき、IF 周波数が 10 MHz になるように  $f_{RF} = 1.94 GHz$  とした。これより雑音電力を測定帯域で割って 1 Hz 当たりの雑音を計算し 50 Ω の抵抗に発生する熱雑音を引いた値が雑音指数になる。

雑音電力の測定は、イメージ除去フィルタの使用想定範囲である 1 M~100 MHz の範囲を測定帯域として行った。測定結果は 50 Ω 終端接続時の雑音電力の和は -41.68 dBm で 50 Ω 終端を外し RF 信号を入力し雑音電力の和が 3 dB 高い -38.68 dBm になったのは RF 信号入力が -47.7 dBm のときだった。これより 50 Ω 終端接続時に測定帯域に発生した雑音は -47.7 dBm となり 1 Hz 当たりの雑音を計算すると -127.66 dBm/Hz となった。ここで 50 Ω 終端から測定回路に供給される雑音電力は次式で示すことができる。

$$P_{thermal} = kTRB \dots \dots \dots (5)$$

$k$  はボルツマン定数、 $T$  は絶対温度、 $B$  は帯域であり  $T = 300 K$ ,  $B = 1 Hz$  で計算すると -156.84 dBm/Hz となる。以上より雑音指数は 29.2 dB となった。これはシミュレーション結果の高域側とほぼ一致する値である。

この NF 値はかなり大きいですが、雑音の要因はイメージ抑圧に用いた A-RCPF にあることがシミュレーションからわかった。さらに、その主要部は OTA からの雑音である。今後はイメージ抑圧フィルタの低雑音化を検討する必要がある。

表 3 に測定結果をまとめる。なお、チップの電源ラインが他の回路と共通になっているため、イメージ抑圧ミキサ単体の消費電力は測定できなかったが、OTA 単体の測定値 (2.4 mA) から推定すると、シミュレーション値よりもやや少ない約 40 mA 程度であると考えられる。

図 16 にチップ写真を示す。ダイサイズは 0.8 mm × 3.7 mm である。

表3 試作イメージ抑圧ミキサの諸特性

Table 3. Summary of measurement

項目	シミュレーション	実測*
電源電圧	1.8 V	同左
消費電流	47.1 mA	-
変換利得	ZZ dB	4 dB
IIP3	-9 dBm	-8.6 dBm
イメージ抑圧帯域	(1~100) MHz	(1.1~90) MHz
イメージ抑圧量	37 dB	27 dB
雑音指数	23~29 dB	29.2 dB

\*) 測定は  $V_{LO} = 0.3 V_{rms}$  で行った。

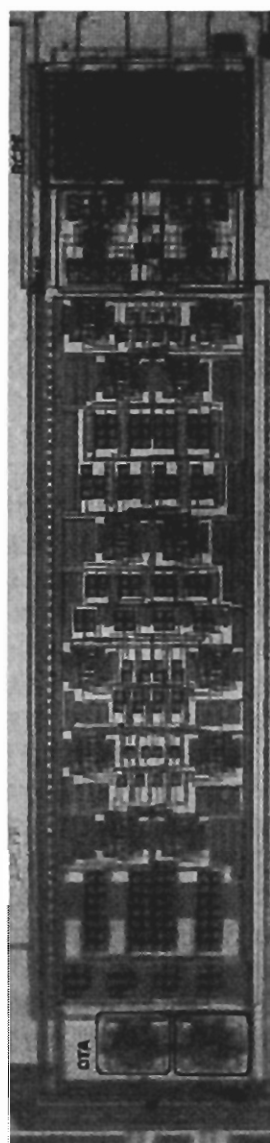


図16 チップ写真. サイズは 0.8 mm×3.7 mm.

## 6. まとめ

電源電圧 1.8 V で動作する広帯域 CMOS イメージ抑圧ミキサの設計・試作を行い、試作回路の評価を行った。特に、イメージ抑圧のために随伴回路の考え方をういた電流入力型の A-RCPF を提案した。

試作したチップの実測により 1 M~100 MHz の帯域において約 -27 dB のイメージ除去を確認した。また変換利得が 4 dB, IIP3 が -8.56 dBm, 雑音指数は 29 dB であった。これらより、ミキサと後置した電流入力型 A-RCPF により広帯域のイメージ抑圧ミキサが構成可能であることが示された。しかし、イメージ除去特性が設計値よりも低い、出力の IQ 端子での特性が異なる、LO 振幅が大きくなると IRR が減少し変換利得も減少する、といった問題があった。

今後はこれらの原因を特定して、実用的な広帯域イメージ抑圧ミキサの実現を進めていきたい。

## 謝 辞

本イメージ抑圧ミキサの試作は (株) 半導体理工学研究センター (STARC) の支援を受け、TSMC 社の 0.18  $\mu\text{m}$  CMOS プロセスで製造した。ご討論頂いた STARC の益子耕一郎氏、片倉氏雅幸、宮本雅之氏、佐藤久恭氏、中西誠司氏に深謝する。本研究の一部は東京大学大規模集積システム設計教育研究センター (VDEC) を通し、日本ケイデンス株式会社の協力で行われたものである。ここに記して謝意を表す。

## 参考文献

- (1) 田岡秀和, 樋口健一, 「ブロードバンド無線アクセスにおける MIMO 多重法を用いた 5Gbit/s 超高速パケット信号伝送屋外実験」, NTT DoCoMo テクニカル・ジャーナル, Vol.15, No.2, pp.25-30, 2007 年 7 月.
- (2) たとえば, 総務省の報道発表 (2007 年 11 月 16 日): [http://www.soumu.go.jp/menu\\_news/s-news/2007/071116\\_11.html](http://www.soumu.go.jp/menu_news/s-news/2007/071116_11.html)
- (3) F. Behbahani, Y. Kishigami, J. Leete, A. A. Abidi, "CMOS Mixers and polyphase filters for large image rejection," *IEEE Journal of Solid-State Circuits*, vol.36, pp.873-887, June 2001.
- (4) K. Komoriyama, M. Yashiki, E. Yoshida, H. Tanimoto; "A Very Wideband Active RC Polyphase Filter with Minimum Element Value Spread Using Fully Balanced OTA Based on CMOS Inverters," *IEICE Trans. Electron.*, Vol.E91-C, No.6, pp.879-886, Jun. 2008.
- (5) 小野寺淳, 川部謙二, 谷本洋, 「直交位相発振器を必要としない全差動複素フィルタの周波数特性測定法」, 電気学会電子回路研究会資料, ECT-10-029, 2010 年 1 月.