

CMOS インバータを用いた擬似差動 OTA における同相入力範囲の検討

吉田英一*, 谷本洋 (北見工業大学)

Common Mode Input Range Study of Pseudo Differential OTA Using CMOS Inverters

Eiichi Yoshida*, Hiroshi Tanimoto (Kitami Institute of Technology)

Abstract

We analyzed inverter-based pseudo-differential OTAs for their common-mode input range. In order to meet strong demands for OPA/OTAs operable from low power supply voltage, we investigated possibility of constructing inverter-based OTAs. CMOS inverters can operate from low power supply voltage; however, they have very narrow linear input range, and they are single-end amplifiers. Thus, we need common-mode suppression device when inverters are used to realize differential amplifiers. First, we analyzed a simple CMOS inverter and discussed requirements to construct differential amplifier with inverters. Next, we analyzed three existing pseudo-differential OTAs, which are inverter-based OTAs, for their common-mode input ranges, assuming 0.18 μm CMOS process. Finally, the common-mode input ranges are compared with that of a simple differential pair. We found that the inverter-based OTAs have comparable common-mode input range at 1.8 V power supply voltage; however, they have much wider common-mode input range at 1.0 V power supply voltage, than a simple differential pair. This shows the superiority of inverter-based pseudo-differential OTAs at low power supply voltage operation as low as 1 V.

キーワード：同相入力電圧，動作点，擬似差動増幅器，OPA，OTA，CMOS インバータ
(Common-mode input voltage, Operating point, Pseudo-differential amplifier, OPA, OTA, CMOS inverter)

1. はじめに

近年，携帯電話や無線 LAN のような無線通信システムの進展により高周波・広帯域で使用できる差動入出力の演算増幅器が検討されている。無線通信システムの高周波・広帯域化に伴い，素子は微細化し耐圧が下がっているため低電圧で動作することが求められる。

差動入出力の演算増幅器は差動成分を増幅し同相成分を抑圧する性質がある。一般的に同相成分を除去するには差動対を用いるが，差動対は動作に必要な最低電源電圧が 1~2 V と高い。そこで，本報告では低電圧化のために差動対を使わない差動演算増幅器を検討する。具体的には動作電圧が差動対よりも低くできる CMOS インバータで構成した擬似差動 OTA を扱う。

インバータはデジタル回路の最小単位であるため，デジタル回路が動作する電源電圧ならば増幅器として確実に動き，広帯域で使用できる利点がある。しかし，インバータをアナログ動作させるには動作点を図 1 の H から L への遷移領域内の中心付近に設定する必要がある。この動作点は，通常入力と出力を短絡して帰還をかけたインバータで決められる。

インバータを用いて擬似差動増幅器を構成する場合，個々のインバータはシングル入力シングル出力であるから，同相抑圧作用を持たない。また，インバータ単体の線形入力範囲は数十 mV 程度しかない。従って，インバータを用いて同相抑圧作用を持つ擬似差動増幅器を構成する場合，どのくらいの同相入力範囲を持つかが問題になる。

インバータベースの擬似差動 OTA はいくつか提案されているが⁽¹⁾⁽²⁾，同相入力範囲に関する詳細な検討は行われて

いないようである。そこで，本報告ではこれらについて同相入力範囲等の比較を行った結果を報告する。

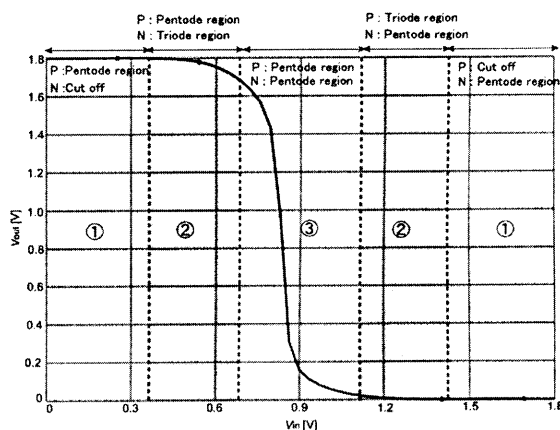


図 1 CMOS インバータの入出力特性
Fig. 1. Output Voltage of CMOS Inverter

2. インバータベースの擬似差動 OTA の構成

本節では 3 種類のインバータベース擬似差動 OTA について，その構成を説明する。

図 2 (a) に示す CMOS インバータは NMOS と PMOS の 2 つの MOS トランジスタを相補的に組み合わせた増幅器で，AB 級のソース接地シングルエンドプッシュプル回路である。この構成は NMOS と PMOS のトランスコンダクタンスが加算され，一定の消費電流に対して最も大きなトラン

スコンダクタンスが得られる。また、低電源電圧で動作し非常に大きな利得帯域幅積 (GBW) が期待される。

インバータ自体はシングルエンド入出力であるため、同相信号抑圧能力を持たない。このため、同相信号を抑圧する方法として擬似差動構成が提案されている⁽¹⁾⁽²⁾。インバータベースの擬似差動構成の回路図は図 2(b) に示す Nauta 氏の考案した OTA(Nauta's OTA)⁽¹⁾、Czarnul 氏の考案したフィードフォワード型 OTA⁽²⁾ において内部の増幅器を CMOS インバータにした図 2(c) に示す F/F 型 OTA1、フィードフォワード型 OTA の別のタイプで図 2 (d) に示すフィードフォワード型 OTA2 (F/F 型 OTA2) がある。これらの 3 つの OTA とインバータ単体について検討する。

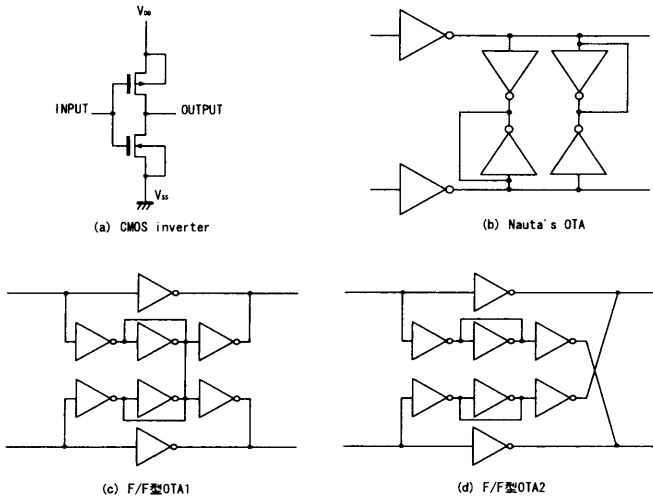


図 2 インバータベースの擬似差動 OTA

Fig. 2. Pseudo differential OTA using CMOS Inverters

Nauta's OTA は入力側の同相電圧を一旦増幅し出力側で打ち消す構成で、出力側の同相電圧をこの回路自身で設定することが出来ないため、外部回路で出力側の同相電圧を決める必要がある。

F/F 型 OTA は入力電圧を 2 つのインバータで検出・加算して同相電圧に相当する電流を出力側で引き去ることにより打ち消す構成で、Nauta's OTA と同様に出力側の同相電圧をこの回路自身で設定することが出来ないため、外部回路で出力側の同相電圧を決める必要がある。

本報告では Nauta's OTA, F/F 型 OTA をそれぞれ構成するインバータのサイズは全て同じとして検討する。

3. 小信号等価回路による解析

インバータ 1 つのトランスコンダクタンスを g_m 、出力コンダクタンスを G_o とし、小信号等価回路でトランスコンダクタンスと出力抵抗を求め、電圧利得を計算する。

小信号等価回路は計算を簡単化するため容量成分を無視した。インバータ単体及び帰還をかけたインバータの小信号等価回路は図 3 のようになる。この小信号等価回路を用

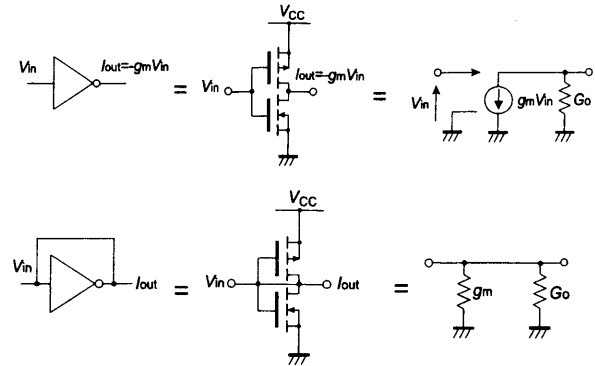


図 3 CMOS インバータの小信号等価回路

Fig. 3. Small signal equivalent circuits for CMOS Inverter

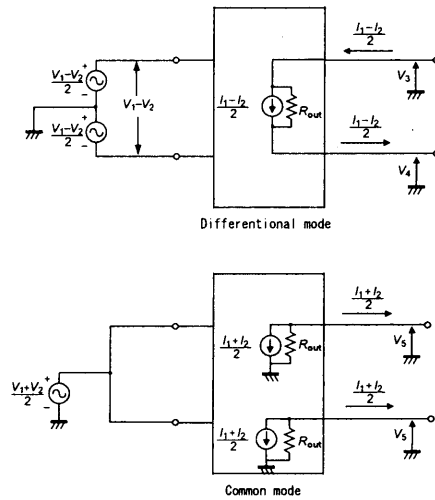


図 4 差動信号と同相信号に対するトランスコンダクタンス及び出力抵抗の求め方

Fig. 4. Calculation of transconductances and output impedances for differential-mode input and common-mode input

いて図 4 のように考えることにより同相・差動それぞれのトランスコンダクタンス及び出力抵抗を計算し、その結果から電圧利得をもとめる。

差動入力の場合

$$\text{トランスコンダクタンス: } g_{md} = \frac{\frac{I_1 - I_2}{2}}{V_1 - V_2} = \frac{I_1 - I_2}{2(V_1 - V_2)} \quad (1)$$

$$\text{出力抵抗: } R_{od} = \frac{V_3 - V_4}{\frac{I_1 - I_2}{2}} = \frac{2(V_3 - V_4)}{I_1 - I_2} \quad (2)$$

$$\text{電圧利得: } A_{vd} = \frac{V_3 - V_4}{V_1 - V_2} = g_{md} \times R_{od} \quad (3)$$

同相入力の場合

$$\text{トランスコンダクタンス: } g_{mc} = \frac{\frac{I_1 + I_2}{2}}{\frac{V_1 + V_2}{2}} = \frac{I_1 + I_2}{V_1 + V_2} \quad (4)$$

$$\text{出力抵抗: } R_{oc} = \frac{V_5}{\frac{I_1 + I_2}{2}} = \frac{2V_5}{I_1 + I_2} \quad (5)$$

$$\text{電圧利得: } A_{vc} = \frac{2V_5}{V_1 + V_2} = g_{mc} \times R_{oc} \quad (6)$$

式 (1) ~ (6) より求めた値を表 1 にまとめた。

表 1 小信号解析の結果

		Nauta		F/F-1	
mode		diff.	common	diff.	common
Transcond.		$\frac{g_m}{2}$	g_m	$\frac{g_m}{2}$	$g_m \left(1 - \frac{g_m}{2G_o + g_m}\right)$
Output imp.		$\frac{2}{3G_o}$	$\frac{1}{3G_o + 2g_m}$	$\frac{1}{G_o}$	$\frac{1}{2G_o}$
Voltage gain		$\frac{g_m}{3G_o}$	$\frac{g_m}{3G_o + 2g_m}$	$\frac{g_m}{2G_o}$	$\frac{g_m}{2G_o} \left(1 - \frac{g_m}{2G_o + g_m}\right)$

		Inverter	F/F-2	
mode		diff & common	diff.	common
Transcond.		g_m	$\frac{g_m}{2} \left(1 + \frac{g_m}{2G_o + g_m}\right)$	$g_m \left(1 - \frac{g_m}{2G_o + g_m}\right)$
Output imp.		$\frac{1}{G_o}$	$\frac{1}{G_o}$	$\frac{1}{2G_o}$
Voltage gain		$\frac{g_m}{G_o}$	$\frac{g_m}{2G_o} \left(1 + \frac{g_m}{2G_o + g_m}\right)$	$\frac{g_m}{2G_o} \left(1 - \frac{g_m}{2G_o + g_m}\right)$

4. 同相電圧に対するインバータのトランスコンダクタンス及び出力抵抗の変化

同相入力電圧が変化するとインバータを構成する MOS トランジスタのゲートソース間電圧 V_{GS} が変化し、ドレイン電流 I_D が変化する。インバータでは、無負荷時には NMOS と PMOS の電流が等しくなければならない (= 貫通電流)。MOS の g_m と R_o は I_D によって決まるので、まずインバータの貫通電流を考える。

図 1 に示すように、インバータの動作は NMOS と PMOS がそれぞれどの動作領域にあるかの組み合わせで異なり、同図のように①, ②, ③の動作領域に分けられる⁽⁵⁾。領域①は一方の MOS が遮断領域にあり、他方が 5 極管領域にある場合、領域②は一方が 3 極管領域にあり、他方が 5 極管領域にある場合、領域③は両方の MOS が 5 極管領域にある場合である。

g_m は両 MOS の g_m を加えたものであるから、領域①ではどちらか一方の MOS の g_m となり、領域②では 3 極管領域の MOS の g_m と 5 極管領域の MOS の g_m の和となり、領域③では 5 極管領域の MOS の g_m の和となる。従って、全同相入力電圧範囲にわたって g_m がゼロになることはなく、領域③では領域①の約 2 倍の g_m を示す。

一方、 R_o は、どちらかの MOS が 3 極管領域あるいは遮断領域にあると非常に小さくなり (領域②と①)、両方とも 5 極管領域にある領域③においてのみ大きな値を示す。

以上の考え方を確かめるため、トランスコンダクタンスと出力抵抗の変化をシミュレーションによって計算した。シミュレーションは spectre で行い、0.18 μm CMOS プロセスのパラメータを使用した。電源電圧は $V_{DD}=1.8\text{V}$ 、 $V_{SS}=0\text{V}$ とし、同相入力電圧を 0V から 1.8V まで変化させる。シミュレーション結果は図 5 となり、トランスコンダクタンスは出力抵抗に比べて緩やかな変化であることが確認できた。

以上の結果により図 1 と図 5 を対応させると、インバータの開放電圧利得 A_o の同相入力電圧依存性を考えることができる。すなわち、 $A_o = -g_m R_o$ の関係があることから、 $|A_o|$ が大きな値を取るのは R_o が大きな値を取る非常に狭い同相入力電圧範囲に限られることが分る。従って、インバータを用いて差動増幅回路を構成する場合は、同相入力信号を抑圧できる構成にしなければ、非常に狭い同相入力範囲しか実現できない。

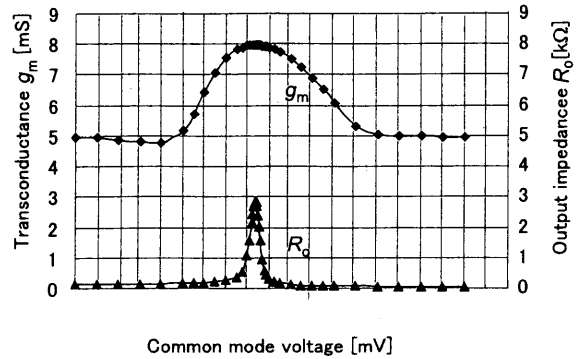


図 5 CMOS インバータのトランスコンダクタンス及び出力抵抗の特性

Fig. 5. Simulated transconductance and output impedance of CMOS inverter

幸いなことに、前節で挙げた擬似差動 OTA は、全てかなりの同相抑圧作用を持っているので、インバータ単体よりも広い同相入力範囲を持つと期待される。次節では各 OTA について、同相入力範囲を調べる。

5. インバータベースの擬似差動 OTA の同相入力範囲

Nauta's OTA の同相入力電圧を変化させたときのトランスコンダクタンス及び出力抵抗の特性をシミュレーションした結果を図 6 に示す。前節の考察のとおり、Nauta's OTA では同相抑圧作用が 30 dB 程度あるため、インバータ単体に比べて遥かに広い入力電圧範囲にわたって R_o がほぼ一定値を示している。従って、この考えにより Nauta's OTA, F/F 型 OTA1, F/F 型 OTA2, インバータ単体の同相入力範囲を考えたとき、同相抑圧度が大きい順に同相入力範囲が広くなり、Nauta > F/F 型 OTA1 \approx F/F 型 OTA2 \gg インバータ単体の順となると予測される。

これを確かめるため、 $V_{DD}=1.8\text{V}$ 、 $V_{SS}=0\text{V}$ 、開放電圧利得が最大値から 3dB 減衰する幅を同相入力範囲と決め、4 つの OTA の同相入力範囲をシミュレーションして求めた。シミュレーション結果は表 2 となり上記の考え方が正しいことが確認できた。

表 2 OTA の同相入力範囲 ($V_{DD}=1.8\text{V}$)

Table 2. Common mode input range of inverter-based OTAs ($V_{DD}=1.8\text{V}$)

	Inverter	Nauta	F/F-1	F/F-2
CM input range [mV]	40	570	440	442
DM Gain [dB]	27.13	17.57	21.09	26.76

次に従来の OPA の同相入力範囲をもとめ、OTA の同相入力範囲と比較するため、差動対を用いてトランジスタを 3 段積みにした図 7 に示す一般的な差動増幅回路を検討する。

まず、電源電圧 1.8V で動作させたときについて考える。MOS のドレイン・ソース間電圧 V_{DS} を 0.3V、しきい値電

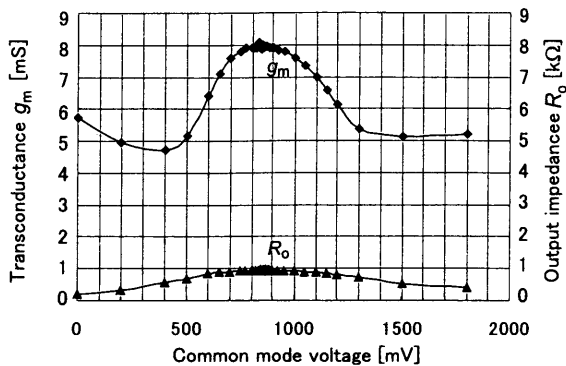


図6 Nauta's OTA のトランスコンダクタンス及び出力抵抗の特性

Fig. 6. Simulated transconductance and output impedance response of Nauta's OTA

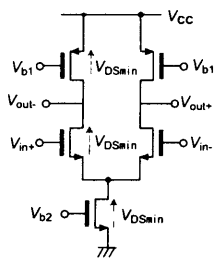


図7 差動増幅回路
Fig. 7. Differential amplifier

圧 V_{TH} を 0.4 V とすると、図7の差動増幅回路は、トランジスタを3段積みになっているので電源電圧 V_{CC} が 0.9 V 以上なければこの回路は動作しない。同相入力の最大値は上のトランジスタ2段分のドレイン-ソース間電圧を電源電圧から引いた電圧 1.2 V である。また、一番下のトランジスタを飽和領域で動かすためには、オーバードライブ電圧がドレインソース間電圧よりも高くなくてはならないので $V_{GS} - V_{TH} > V_{DS}$ より、ゲートソース間電圧は V_{GS} は 0.7 V 以上必要となる。つまり、同相入力の最低値は 0.7 V である。よって、同相入力範囲は 500 mV である。従って電源電圧が Nauta's OTA, F/F 型 OTA1 及び F/F 型 OTA2 は、従来の OPA の同相入力範囲より狭いがある程度広い同相入力範囲を持つことがわかった。

次に電源電圧 1 V にしたときの OTA の同相入力範囲をシミュレーションにより求めたものを表2に示す。表2より、Nauta's OTA, F/F 型 OTA1 及び F/F 型 OTA2 は低電圧にしたにもかかわらず広い同相入力範囲を持つことがわかる。しかし、電源電圧 1 V では上記の理由により OPA は正しく動作しない。仮にドレインソース間電圧及びしきい値電圧がもう少し小さい値で OPA が動作したとしても同相入力範囲が非常に狭くなることは明らかである。従って低電圧動作が求められる回路では、検討した3つの擬似差

動 OTA は広い同相入力範囲を持つため差動対を用いた OPA よりも優れていると考えられる。

表3 OTA の同相入力範囲 ($V_{DD}=1 \text{ V}$)

Table 3. Common mode input range of inverter-based OTAs ($V_{DD}=1 \text{ V}$)

	Inverter	Nauta	F/F-1	F/F-2
CM input range [mV]	18	402	248	243
DM gain [dB]	31.97	22.41	25.93	31.74

最後に今回検討した3つの擬似差動 OTA について比較する。表2及び表3より同相入力範囲は Nauta's OTA > F/F 型 OTA1 \approx F/F 型 OTA2 となり、差動電圧利得は、F/F 型 OTA2 > F/F 型 OTA1 > Nauta's OTA となった。動作点を定める素子にばらつきが多い場合は Nauta's OTA, ばらつきが少なれば利得の大きい F/F 型 OTA2 を用いた方が良い。しかし、どの OTA を用いるかは前後にどのような回路があり、どんなシステムで扱うかも考慮しなくてはならない。

6. まとめ

本報告ではインバータを用いて構成した擬似差動 OTA を小信号等価回路を用いて解析した。同相入力電圧を変化させたときのインバータ単体におけるトランスコンダクタンス及び出力コンダクタンスの特性を調べ、同相入力範囲の検討を行った。その結果、インバータベースの OTA は同相抑圧比が大きければ、インバータ単体と比べ飛躍的に同相入力範囲が広がり、電源電圧が 1 V の場合、Nauta's OTA 及び F/F 型 OTA は従来の差動対を用いた OPA と比べて十分に広い同相入力範囲を持つ、優れた構成であることがわかった。

謝辞 本研究を御支援頂き、有益な議論を頂いた(株)半導体理工学研究センター益子 耕一郎氏、片倉 雅幸氏、佐藤 久恭氏、中西 誠司氏、宮本 雅幸氏、に深謝致します。また、本研究の一部は東京大学大規模集積システム設計教育研究センターを通しケイデンス株式会社の協力で行われたものである。

参考文献

- (1) B.Nauta, "A CMOS Transconductance-C Filter Technique for Very High Frequencies," *IEEE J. Solid-State Circuits*, vol. 27, no. 5, pp. 142-153, Feb. 1992.
- (2) Takeshi Ueno, Tetsuro Itakura, "A 0.9V 1.5mW Continuous-Time $\Delta\Sigma$ Modulator for WCDMA", *ISSCC 2004/SESSION4/OVERSAMPLED ADCs/4.4* 2004.
- (3) 杉本泰博, 島健, 谷本洋 共著; 「電子回路の講義と演習」, 日新出版, 2003.
- (4) Behzad Razavi 著/黒田忠広 監訳; *Design of Analog CMOS Integrated Circuits* 「アナログ CMOS 集積回路の設計」基礎編, 丸善株式会社, 2003.
- (5) たとえば, 鈴木八十二; 「超 LSI 工学入門」, 日刊工業新聞社, 2000.

原稿受付日

平成 18 年 5 月 22 日