

# CMOS インバータを用いたアクティブRC ポリフェーズフィルタの設計

矢鋪 誠\* 吉田 英一 谷本 洋 (北見工業大学)

## Design of Active RC Polyphase Filter Using CMOS Inverters

Yashiki Makoto\*, Yoshida Eiichi, and Tanimoto Hiroshi (Kitami Institute of Technology)

**Abstract** We have investigated a possibility of using simple CMOS inverters as amplifiers in wide band active-RC polyphase filters (A-RCPPF). Simulation study was conducted on a normalized 5-stage A-RCPPF with a passband(stopband) of 0.1 to 10 [rad/s] to find necessary voltage gain(transconductance) of OPA(OTA). A design procedure of A-RCPPF using CMOS inverters is proposed. Assuming 0.18  $\mu\text{m}$  CMOS process, a three-stage CMOS-inverter-based A-RCPPF with passband(stopband) from 1 MHz to 100 MHz was designed by following the design procedure. The simulation result shows good frequency response. The A-RCPPF operates from 1.8 V of power supply voltage and consumes 5 mA for each CMOS inverter (60 mA, in total). A three-stage A-RCPPF with passband of 5 kHz to 500 kHz was designed and realized by using standard discrete CMOS logic TC4069 for the purpose of verification of the procedure. The measured result of the bread board supports the design procedure. The simulation and B/B results supported the possibility of wide band A-RCPPF using CMOS inverters.

**キーワード** RC ポリフェーズフィルタ, A-RC ポリフェーズフィルタ, OPA, OTA, CMOS インバータ

**Key words** RC polyphase filter, Active RC polyphase filter, OPA, OTA, CMOS Inverter

### 1. はじめに

無線通信システムの広帯域化に伴い広帯域のイメージ除去が必要になってきている。イメージ除去用の複素係数フィルタとして RC ポリフェーズフィルタがある。これは 1 段では帯域幅は狭いものの、RC ポリフェーズフィルタを多段接続しフィルタ特性を広帯域化する事で広帯域イメージ除去ができると期待される。多段 RC ポリフェーズフィルタの阻止域と通過域を同時に等リプル特性にする設計方法が知られているが、RC ポリフェーズフィルタを多段接続して広帯域化した時、素子値広がり非常に大きくなることが知られている [1][2]。この問題は零点配置順序を適切に入れ換えることで素子値広がりある程度抑えられるが、まだ素子値広がり大きく実際に IC に実装するには十分ではない [2]。

我々が提案した RC ポリフェーズフィルタをアクティブフィルタ化した A-RC ポリフェーズフィルタ [3] は零点と極を独立に配置する事ができるので、素子値広がり抑えることができ、広帯域イメージ除去に向いていると考えられるが、広帯域の A-RC ポリフェーズフィルタに用いる増幅器については未検討であった。

そこで、本報告では A-RC ポリフェーズフィルタに使う増幅器として、デジタル回路の最小単位であり、低電源電圧で動作し広帯域で使用できる、CMOS インバータを用いる可能性について検討を行った。

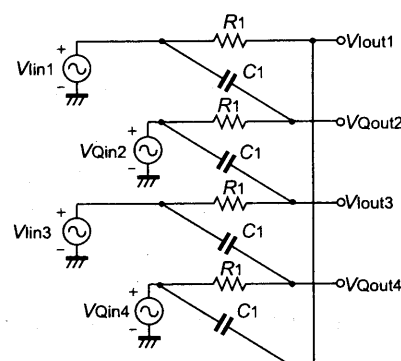


図 1 1 段 RC ポリフェーズフィルタ

Fig. 1 First order RC Polyphase Filter

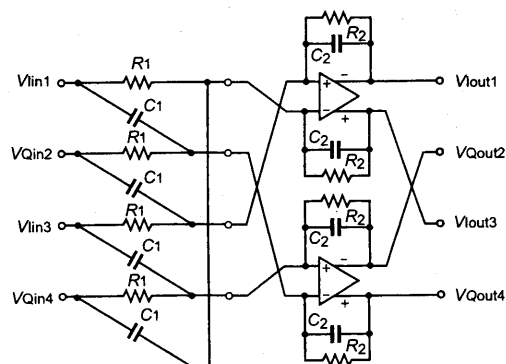


図 2 1 段 A-RC ポリフェーズフィルタ

Fig. 2 First orde A-RC Polyphase Filter

## 2. RC ポリフェーズフィルタ及び A-RC ポリフェーズフィルタ、1 段の伝達関数と素子値広がり

RC ポリフェーズフィルタと A-RC ポリフェーズフィルタの伝達関数を示す。

RC ポリフェーズフィルタ:

$$H(s) = \frac{1 - jsR_1C_1}{1 + sR_1C_1} \quad (1)$$

A-RC ポリフェーズフィルタ:

$$H(s) = -\frac{R_2}{R_1} \left( \frac{1 - jsR_1C_1}{1 + sR_2C_2} \right) \quad (2)$$

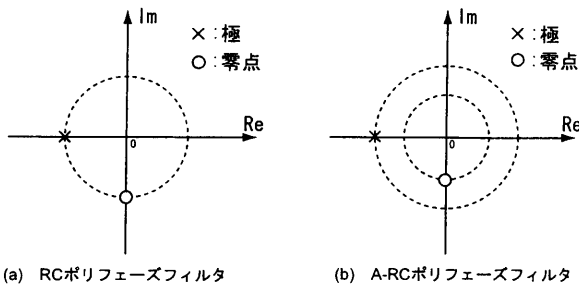


図3 零点と極の s 平面上での振舞い  
Fig. 3 Zero and pole location in s-plane

RC ポリフェーズフィルタを対称 4 相交流回路として扱うと、1 段 RCPF のひとつの相に関する F 行列は式 (3) で与えられる [1].

$$F = \frac{1}{1 - jsRC} \begin{pmatrix} 1 + sRC & R \\ 2sC & 1 + sRC \end{pmatrix} \quad (3)$$

式 (3) より RC ポリフェーズフィルタを多段にした場合、全体の F 行列は各段の F 行列の積となるから、その零点は影響を受けないが、これに対して、極は前段・後段の RC ポリフェーズフィルタの素子値に影響される。一方、A-RC ポリフェーズフィルタは出力側は OPA があるので、多段接続した場合の全体の伝達関数は各段の伝達関数の積に等しく、極・零点が独立に配置できる特徴がある。

素子値広がりについては抵抗と容量値の素子値広がりに関する素子値広がりの評価関数  $M$  を次のように定義する。

$$M = \left\{ \frac{\text{抵抗の最大値}}{\text{抵抗の最小値}} \right\} + \left\{ \frac{\text{容量の最大値}}{\text{容量の最小値}} \right\} \quad (4)$$

この場合、A-RC ポリフェーズフィルタの素子値を次のように R と C に均等に分解してやると

$$\begin{cases} R_{\max} = \sqrt{\tau_{p\max}} \\ C_{\max} = \sqrt{\tau_{p\max}} \end{cases}, \quad \begin{cases} R_{\min} = \sqrt{\tau_{p\min}} \\ C_{\min} = \sqrt{\tau_{p\min}} \end{cases} \quad (5)$$

$M$  は最小になり、A-RC ポリフェーズフィルタの素子値広がり は最小値  $2\sqrt{\tau_{p\max}/\tau_{p\min}}$  になることがわかっている [4]. ここで、 $\tau_{p\max}, \tau_{p\min}$  は極の時定数の最大値と最小値である。また、素子値広がり は抵抗と容量の素子値の最大値と最小値で決まるので、その他の素子値は、抵抗と容量の素子値の最大値と最小値を超えない

表 1 RCPF 及び A-RCPF の素子値広がり例 ( $\omega_H/\omega_L = 100$ )

Table 1 Example of element value spread in RCPF and A-RCPF

RCPF	$R_{\max}$	$R_{\min}$	$C_{\max}$	$C_{\min}$	M
$N=3$	1.6257	1.0000	1.0000	0.0061438	70.053
$N=4$	7.7820	0.74917	2.0925	0.0061410	47.940
$N=5$	138.68	1.0000	3.2266	0.0018467	313.10
A-RCPF	$R_{\max}$	$R_{\min}$	$C_{\max}$	$C_{\min}$	M
$N=3$	2.9197	0.34250	2.9197	0.34250	17.049
$N=4$	3.4901	0.28653	3.4901	0.28653	24.362
$N=5$	3.9663	0.25212	3.9663	0.25212	31.463

い範囲で自由に決める事ができるが、それぞれ時定数の平方根に決めるのが簡便である。

表 1 に  $\omega_H/\omega_L = 100$  の場合について、RC ポリフェーズフィルタと A-RC ポリフェーズフィルタの素子値および素子値広がり を計算した例を示す。ここで、 $N$  は段数で、RC ポリフェーズフィルタの素子値は [2] から取った。また、RC ポリフェーズフィルタの素子値広がり は零点の順番の入れ替えを行って素子値広がり が最小であるものを載せてある。

この表からわかるように、RC ポリフェーズフィルタより A-RC ポリフェーズフィルタの方が格段に素子値広がり が小さい。A-RC ポリフェーズフィルタの素子値広がり は  $2\sqrt{\tau_{p\max}/\tau_{p\min}} \approx 2\sqrt{\omega_H/\omega_L}$  と、比帯域の平方根で決まるため素子値広がり が小さく、通常の RC ポリフェーズフィルタより IC 実装に適している。

## 3. 増幅器に必要とされる利得の検討

A-RC ポリフェーズフィルタで使う増幅器が OPA の場合どの程度の利得が必要か、また、OTA の場合どの程度のトランスコンダクタンス ( $g_m$ ) が必要かを、5 段接続した A-RC ポリフェーズフィルタを利得及び  $g_m$  を変化させ、その時の周波数特性への影響を Spice によるシミュレーションによって調べた。このとき素子値は抵抗を全て 1 [Ω] とし、イメージ抑圧比 IRR を 40 [dB] と設計したものをシミュレーションした。

図 6 からわかるように、通過域のリプルを 0.1 dB 以下に抑えるには増幅器が OPA だった場合、およそ 35 [dB] の利得が必要であり、また、増幅器が OTA だった場合およそ 60 [S] の  $g_m$  が必要であることがわかった。

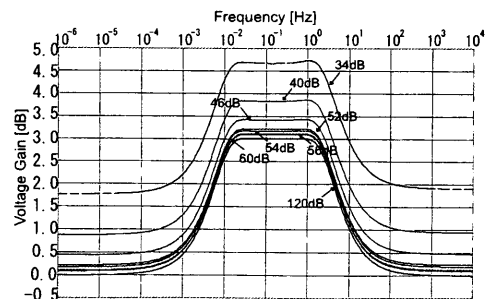


図4 増幅器を OPA にした場合の通過域の周波数特性  
Fig. 4 Passband response change with OPA voltage gain

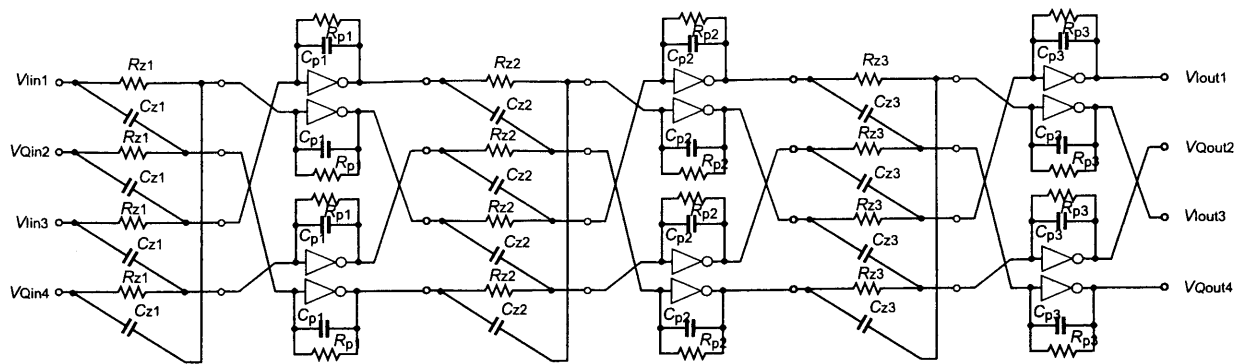


図7 インバータを用いた A-RC ポリフェーズフィルタを3段接続した回路

Fig. 7 A-RCPF using CMOS inverters

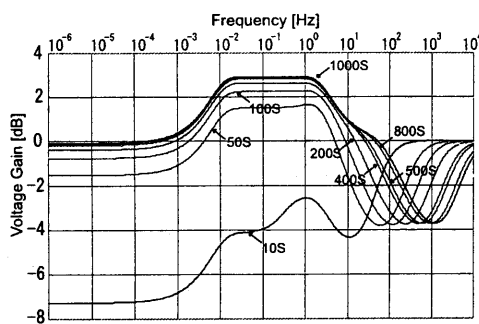


図5 増幅器をOTAにした場合の通過域の周波数特性

Fig. 5 Passband response change with OTA transconductance

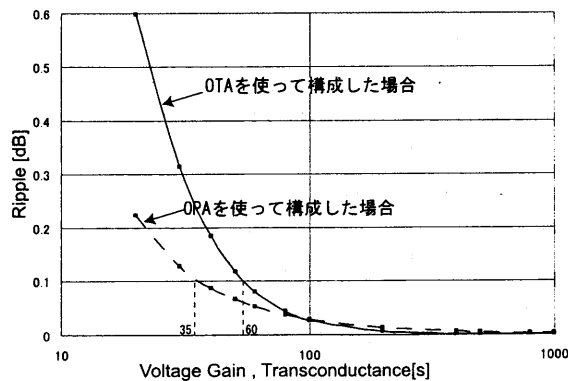


図6 電圧利得, トランスコンダクタンス  $g_m$  に対する通過域のリップル

Fig. 6 Voltage gain or transconductance vs. passband ripple

#### 4. 増幅器としてのCMOSインバータ

CMOSインバータは図8のようにNMOSとPMOSを用いたソース接地プッシュプル回路であるため、シングルのソース接地増幅器と比べると同じ電流でおよそ2倍の $g_m$ が得られる。またインバータはデジタル回路の最小単位として用いられているので、デジタル回路が動作すれば増幅器として確実に動くという利点もある。高周波で使用する場合位相遅れによる不安定性の問題もあるが、1段増幅器であれば位相補償を考える必要がないため、高

周波で使用する増幅器としてインバータは適している[5]。以上より、A-RCポリフェーズフィルタに使用する増幅器としてCMOSインバータを用いる事を検討した。インバータは出力インピーダンスの面から見ると、 $0.18\mu\text{m}$  CMOSプロセスで数 $\text{k}\Omega$ 程度であり、OPAよりもOTAに近い増幅器である。A-RCポリフェーズフィルタに必要とされるOPAとしてインバータを考えた場合、出力インピーダンスは高いが、今後微細プロセス化によって出力抵抗がさらに減少すると考えられ、インバータはよりOPAに近づくと思われる。

本報告は $0.18\mu\text{m}$  CMOSのプロセスを用いる事を想定したため、出力インピーダンスは高くインバータを一応OTAとして考えて設計を行った。

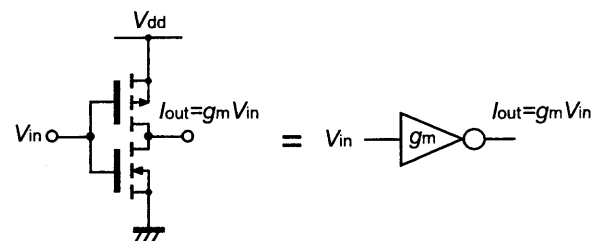


図8 CMOSインバータ

Fig. 8 CMOS inverter

#### 5. インバータを用いたA-RCポリフェーズフィルタのシミュレーション

spectreを用いて $0.18\mu\text{m}$  CMOSのプロセスにおける、インバータを増幅器に用いたA-RCポリフェーズフィルタを3段接続した回路のシミュレーションを行った。

NMOSのチャネル幅 $W_n/L = 5/0.18[\mu\text{m}]$ 、PMOSのチャネル幅 $W_p/L = 10/0.18[\mu\text{m}]$ とした場合で電源電圧 $V_{dd} = 1.8[\text{V}]$ のとき、電圧利得 $A_v = 27[\text{dB}]$ 、 $g_m = 4[\text{mS}]$ 、出力インピーダンス $r_o = 5.6[\text{k}\Omega]$ であった。

インバータをOTAとして考えた場合、全ての抵抗が $1[\Omega]$ の場合 $g_m$ はおおよそ $60[\text{S}]$ 以上必要であることより、インバータのチャネル幅を10倍にし、インピーダンススケールリングを行いフィルタを構成する抵抗値が $\text{k}\Omega$ オーダーとなるように、かつ、素子値広

表2 比帯域 100 3 段接続した場合の抵抗値と容量値

Table 2 Element values of designed 3-stage A-RCPF

	抵抗値 [kΩ]		容量値 [pF]
$R_{z1}$	1.178	$C_{z1}$	2.083
$R_{z2}$	3.000	$C_{z2}$	5.305
$R_{z3}$	7.641	$C_{z3}$	13.51
$R_{p1}$	1.028	$C_{p1}$	1.817
$R_{p2}$	3.000	$C_{p2}$	5.305
$R_{p3}$	8.859	$C_{p3}$	15.49

がりが最小になるよう設計した。設計した素子値は表2に示す。

spectre によるシミュレーション結果を図9に示す。理想的な特性と比べるとインバータを用いた特性は全体的に3 [dB] ほど利得が低下しているものの、リップルも確認でき増幅器としてインバータを用いた A-RC ポリフェーズフィルタは良好に動作していることがわかった。なお、利得の様な低下は、インバータの電圧利得が低いためである。

インバータ1つの消費電流はおおよそ5 [mA] であり、3 段接続した A-RC ポリフェーズフィルタの場合インバータを12 個使うので合計60 [mA] となる。携帯用通信機器に使用する場合、大幅に消費電流を低下させる必要があり、消費電流を抑え、かつ電圧利得を増加するには、今後多段増幅器を検討する必要があるだろう。

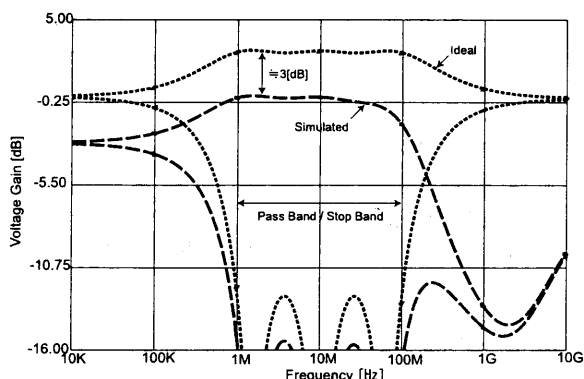


図9 インバータを使った A-RC ポリフェーズフィルタの特性

Fig. 9 Simulated frequency response of A-RCPF

## 6. ブレッドボードでの測定

以上の検討結果を検証するために、インバータとして標準 CMOS ロジックの TC4069 を使い、実際に3 段接続した A-RC ポリフェーズフィルタの測定を行った。電源電圧5 [V] の時、TC4069 のトランスコンダクタンスは  $g_m \approx 1.8$  [mS]、電圧利得  $A_v \approx 32$  [dB]、であったため、余裕を持たせるため抵抗はおおよそ10 kΩ のオーダーにスケールし、かつ、素子値広がり最小になるよう設計した。測定器の関係上、測定する A-RC ポリフェーズフィルタは通過域(阻止域)5 [kHz]~500 [kHz](=比帯域100)とした。その時の素子値広がり、抵抗、容量ともに8.524である。また、入力電圧は0.4 [V<sub>p-p</sub>]とした。ブレッドボードに用いた各素子値は表3に示す。

測定系統図を図10に示す。2 相発振器より90 度位相の異なる

表3 ブレッドボードに用いた抵抗値と容量値

Table 3 Element values of experimental 3-stage A-RCPF

	抵抗値 [kΩ]		容量値 [pF]
$R_{z1}$	50.94	$C_{z1}$	404.25
$R_{z2}$	20.00	$C_{z2}$	159.15
$R_{z3}$	7.850	$C_{z3}$	62.48
$R_{p1}$	58.39	$C_{p1}$	464.66
$R_{p2}$	20.00	$C_{p2}$	159.15
$R_{p3}$	6.850	$C_{p3}$	54.51

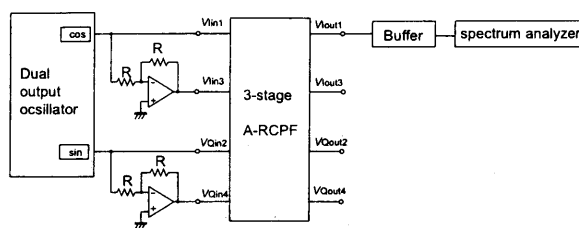


図10 測定系統図

Fig. 10 Measurement set up

2つの信号から反転増幅器を介して4 相信号を作り出し、A-RC ポリフェーズフィルタに入力した。A-RC ポリフェーズフィルタの出力は増幅器としてインバータを用いているため出力インピーダンスが高いので、バッファアンプを介した後、差動増幅器で差動信号を取り出してスペクトラムアナライザで測定した。負の周波数を測定するには、2 相発振器の片側の出力位相を180 度変えればよい。

図11,12に測定結果を示す。測定結果からわかるように、インバータを用いた A-RC ポリフェーズフィルタはリップルも確認でき良好に動作していることがわかる。比較として載せた理想値(Ideal)の特性と比べると、全体的に4.5 [dB] 程度利得が低下しているものの、その特性はほぼ設計どおりになっている。

図13は3 段接続した A-RC ポリフェーズフィルタに50 [kHz] の入力信号を2 [V<sub>p-p</sub>] 印加した時の、通過域の出力をオシロスコープで観測した波形である。この図からわかるように、入力電圧を2 [V<sub>p-p</sub>]とした場合においても、歪みが少ないことがわかり、インバータは線形増幅器として良好に動作できることがわかる。

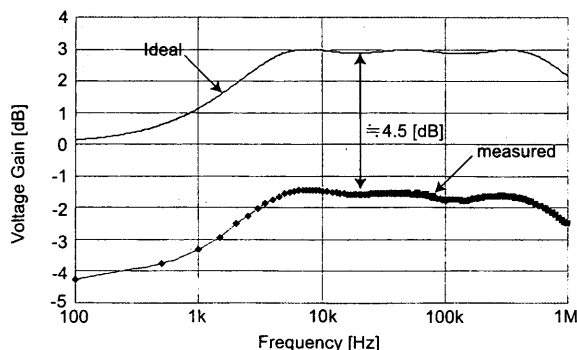


図11 通過域の周波数特性の測定結果

Fig. 11 Measured passband frequency response of 3rd order A-RCPF

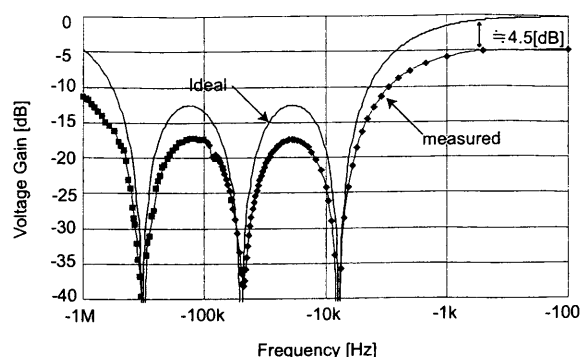


図 12 阻止域の周波数特性の測定結果

Fig. 12 Measured stopband frequency response of 3rd order A-RCPF

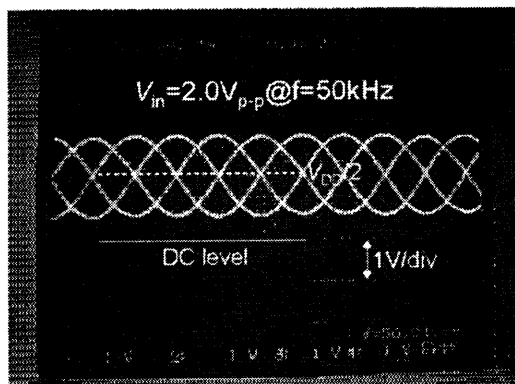


図 13 オシロスコープの測定波形

Fig. 13 Oscilloscope photo

## 7. ま と め

A-RC ポリフェーズフィルタの増幅器に、広帯域かつ低電圧で動作するインバータを用いて、シミュレーション及び測定を行った。

0.18  $\mu\text{m}$  CMOS プロセスのパラメータを用いてシミュレーションを行い、通過(阻止)帯域 1 [MHz]~100 [MHz] の 3 段 A-RC ポリフェーズフィルタの実現可能性を示した。

また、標準ロジック TC4069 を用いて 3 段の通過域 5 [kHz]~500 [kHz](比帯域=100) のブレッドボードを試作し、シミュレーションによる検討を支持する測定結果を得た。

今後は低消費電力化のために多段増幅器を検討し、チップ試作につなげたい。

謝辞 本研究を御支援頂き、有益な議論を頂いた(株)半導体理工学研究センター益子 耕一郎氏、片倉 雅幸氏、加藤 直之氏、中西 誠司氏、宮本 雅幸氏、に深謝致します。また、本研究の一部は東京大学大規模集積システム設計教育研究センターを通しケイデンス株式会社の協力で行われたものである。

## 文 献

- [1] 和田, 田所, “等リプル特性を有する RC ポリフェーズフィルタの素子値設計,” 電気学会電子回路研究資料, ECT-02, No. 100.
- [2] 田邊 寛朗, 谷本 洋, “阻止域と通過域の両方が同時に等リプル特性になる RC ポリフェーズフィルタの素子値設計法と素子値広がり の検討,” IEICE Technical Report, CAS2005-30 NLP2005-43 (2005-09).
- [3] 矢鋪, 石毛, 谷本, “複素係数フィルタの設計と試作,” 電気・情報関係学会北海道支部連合大会講演論文集, 136, 2004.
- [4] 矢鋪 誠, 谷本 洋, “広帯域 RC ポリフェーズフィルタのアクティブ化による素子値広がり の低減,” 電子情報通信学会基礎・境界サイエティー大会, AS-4-2, 2005.
- [5] B.Nauta, “A CMOS Transconductance-C Filter Technique for Very High Frequencies,” *IEEE J. Solid-State Circuits*, vol. 27 ,no. 5 ,pp. 142-153, Feb. 1992.

原稿受付日

平成 17 年 12 月 21 日