

確率的フラッシュAD変換器の線形化

杉本 俊貴*, 谷本 洋, 吉澤 真吾
(北見工業大学)

Linearization of Stochastic Flash A-to-D Converter

Toshiki Sugimoto*, Hiroshi Tanimoto, Shingo Yoshizawa (Kitami Institute of Technology)

Abstract

Threshold voltages of stochastic flash A-to-D converter are defined by comparator offset voltages instead of fixed reference voltages. Assuming offset-voltage variation follows a Gaussian distribution, the cumulative distribution function becomes non-linear and the input signal range is narrow. One way to remove nonlinearity is to divide the comparators into M groups, and synthesize a single linear distribution by introducing additional DC reference voltages and weights for each group. This work presents a design guide to determine how many groups we should divide to obtain good linearity.

キーワード：確率的フラッシュAD変換器，コンパレータオフセット電圧，線形化，等リプル
(stochastic flash AD converters, comparator offset voltages, linearization, equiripple)

1. はじめに

近年，確率的フラッシュAD変換器は，オフセット電圧バラツキを利用するAD変換器として，注目されている^{(1)~(4)}。この背景としてプロセスの微細化によるデバイスの高速化と，それに伴う電源電圧の低下によって低消費電力化は進んだものの，製造バラツキの影響から精密なAD変換器の設計が難しくなっている点がある。

通常フラッシュAD変換器では，所望の分解能に対してコンパレータのオフセット電圧バラツキは0.1 LSB以内にする必要があるため⁽⁵⁾，AD変換器のオフセット電圧は大きなデバイスを用いたり追加回路を用いて校正するなどして精度を保っている。しかし，回路面積が余分に必要となり，また消費電力も増加する。

これに対して，確率的フラッシュAD変換器は自身を構成するコンパレータのオフセット電圧バラツキを利用するため，0.1 LSBというオフセット電圧の制約から解放されるメリットがある。しかし，確率密度関数（PDF）がガウス分布的であるため線形性が悪く，所望の線形性を得るには，入力レベルを限定しなければならない。入力レベルを限定すると，コンパレータの利用効率が悪くなるから，確率的フラッシュAD変換器の分解能もそれに伴い低下する。

この問題を解決するためには，確率的フラッシュAD変換器を線形化をする必要がある。PDFがフルスケールに渡りフラットならば，AD変換結果の線形性も保証される。PDFを線形化することでフルスケールも拡大できるから，結果としてコンパレータの利用効率も改善できる。この様な考えに基づき，著者らの先行研究では，多数組の標準正規分布に適当なシフト量と重みづけをして合成し，線形化する手法について提案した⁽⁶⁾。

文献⁽⁶⁾では，線形化する方法として5組までの最大平坦近似による方法と，3組の等リプル近似による方法を検討

した。しかし，より多くの組に分割する方法は未検討である。多数組に分割すると，PDFの端部にある変換に寄与しないコンパレータの数が減るためさらに精度が良くなる。

しかし実際には，電源電圧と正規分布の標準偏差 σ の関係から無制限に線形化することはできない。そこで，本研究ではコンパレータのオフセット電圧バラツキのPDFを標準正規分布でモデル化し，精度のよいAD変換器を実現するために分割組数 M をどのように決めると良いか設計の指針を与える。

2. 確率的フラッシュAD変換器の原理的構成

図1に基本的な確率的フラッシュAD変換器の原理的構成を示す。全部で N 個のコンパレータが入力に並列的に接続されており，各コンパレータはそれぞれのオフセット電圧 V_k ($k = 1, 2, \dots, N$)を持っているが，これらは等価的にコンパレータの外部に取り出して表現されている。

図2は平均 $\mu = 0$ ，分散 $\sigma^2 = 1$ の標準正規分布の確率密度関数（PDF） $g(x)$ と，それに対応する確率分布関数（CDF） $G(x)$ を示す。なお，これらの関数が

$$g(x) = \frac{1}{\sqrt{2\pi}} e^{-\frac{x^2}{2}}, \quad (1)$$

$$G(x) = \int_{-\infty}^x g(y) dy = \frac{1}{2} + \frac{1}{2} \operatorname{erf}\left(\frac{x}{\sqrt{2}}\right) \quad (2)$$

と表されることはよく知られている。ここで， $\operatorname{erf}(\cdot)$ はガウスの誤差関数である。

各コンパレータの閾値が標準正規分布に従っていると仮定すれば，図2の $G(x)$ に対して，振幅 $A (> 0)$ で角周波数 ω の正弦波入力信号 $x(t) = A \cos \omega t$ が入力されると，コンパレータの反転する確率は，時刻を表すパラメータを t として，

$$G(x(t)) = \frac{1}{2} + \frac{1}{2} \operatorname{erf}\left(\frac{A \cos \omega t}{\sqrt{2}}\right) \quad (3)$$

と表される。すなわち、コンパレータが全部で N 個あったとすると、時刻 t において反転しているコンパレータ数の期待値 $m(t)$ は

$$m(t) = NG(x(t)) = N \left\{ \frac{1}{2} + \frac{1}{2} \operatorname{erf} \left(\frac{A \cos \omega t}{\sqrt{2}} \right) \right\} \quad (4)$$

と表される。従って、AD 変換をするためには、単純に $m(t)$ を計数すればよい。

通常の AD 変換器と同様に、確率的フラッシュAD 変換器の誤差は量子化雑音の寄与分 (SNR により評価する) と非線形性の寄与分 (SFDR により評価する) があるが、量子化雑音を減らすためには、AD 変換器の量子化ステップサイズを小さくするしかないで、数を増やすしかない。しかし、コンパレータの総数 N を増やしても \sqrt{N} の割合でしか SNR は改善しない。したがってコンパレータの必要数は分解能の向上と共に 2 乗の割合で増える。

次に非線形性の発生原因であるが、これは AD 変換器の変換特性が非線形であることに由来する。したがって、AD 変換器を線形化することが唯一の改善方法である。非線形の原因は量子化による歪みと CDF が非直線であることの影響があるが、量子化歪みはコンパレータの数が十分に多ければ歪みも小さい。したがって、確率的フラッシュAD 変換器で主に問題となるのは CDF 由来の非線形成分である。

非線形があると、線形と見なせる程度に inputs を制限しなければならず、例えば 6 ビットの AD 変換器ならばオフセット電圧分布が標準正規分布である場合、 $\pm 0.35\sigma$ に入力振幅を制限しなければならない。その結果として、コンパレータの利用効率も悪くなるから (この例では 27.4%)、線形性が悪いと確率的フラッシュAD 変換器の精度を高くできない。

したがって非線形を除去することは重要な課題の一つである。

3. 確率的フラッシュAD 変換器の線形化

〈3・1〉 CDF の線形化方法 確率的フラッシュAD 変換器の CDF が良い線形性を示すためには、CDF がフルスケールに渡って直線になればよい。したがって確率的フラッシュAD 変換器における理想的な PDF は一様分布である⁹⁾。しかし、オフセット電圧バラツキの分布を任意に変更することはできないから、一様分布を得る方法が必要である。

著者らは先行研究において、正規分布が釣鐘型である点に着目し、全てのコンパレータを多数組に分割し、それぞれのコンパレータ組に適当なシフト量と、重みづけを与えることにより一様分布を得る方法を提案した⁶⁾。また、歪の量が制御できれば PDF が平坦でなくても良いという考えから、等リプルで設計する方法についても提案した。図 3 にその構成を示す。

この様な方法で線形化をする利点は、線形化とコンパレータの利用効率を同時に改善できることである。すなわち、合成結果の PDF は、広い範囲にわたり一様分布的であるから線形化範囲が拡大できる。線形範囲が広がれば、PDF の広

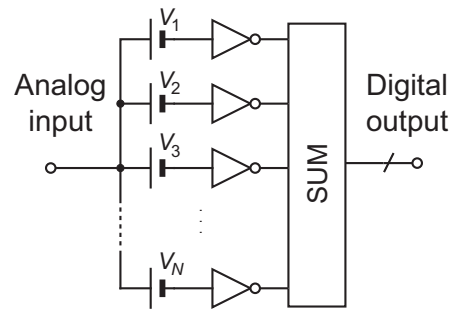


図 1 確率的 AD 変換器の基本構成

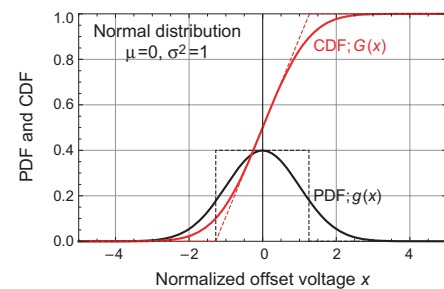


図 2 標準積分布の確率密度関数 PDF $g(x)$ および確率分布関数 CDF $G(x)$

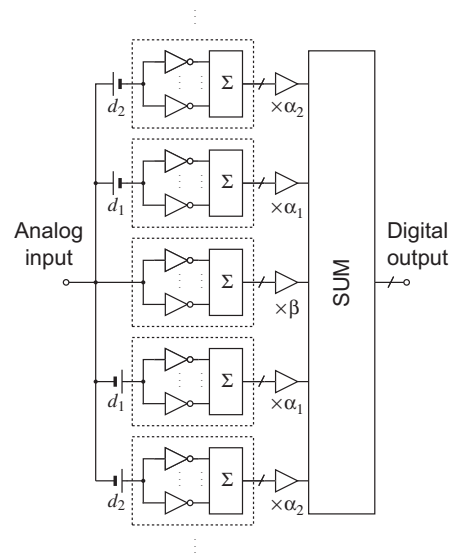


図 3 提案する AD 変換器の構成

範囲に入力できるから、確率的フラッシュAD 変換器のフルスケールを大きくとることができる。その結果、コンパレータの利用効率 (分解能) も同時に向上する。

分割する組数が増えれば、AD 変換に利用されるコンパレータの数が増えるからさらに精度が改善されると考えられる。しかし、文献⁶⁾の解析では $M = 5$ 組までの最大平坦近似設計と $M = 3$ 組での等リプルでの設計方法の検討に留まっている。そこで、次節ではより多数の組に分けた場合

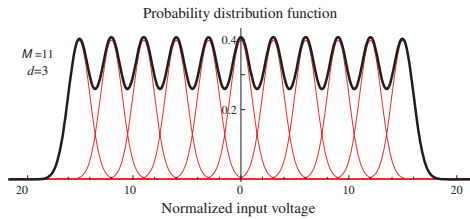


図 4 等リプルを近似するアイデア

を検討する。

〈3・2〉 コンパレータの分割組数の決定 フラッシュAD変換器は、閾値の間隔を等間隔に設定している。したがって、達成出来る最大の SNR はコンパレータの数 N で決まり、 $3/2(N+1)^2$ となる⁽⁵⁾。

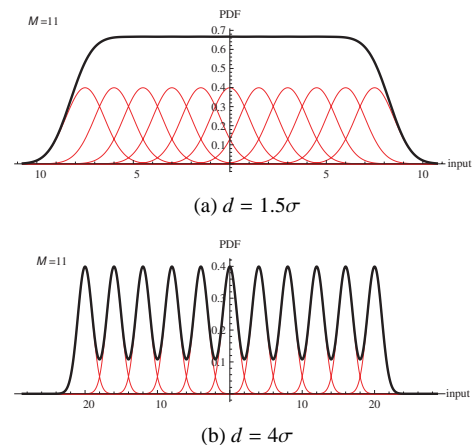
一方、通常確率的フラッシュAD変換器は閾値分布がガウス分布的である。その出力は反転したコンパレータの数え上げで決定できる。これは1ビットのAD変換器を複数個集合平均したのと同じであるので、フルスケール内にコンパレータが十分な密度で存在するとすれば、信号の増加に対して量子化雑音の増加はランダムな統計過程に従うので、SNRの期待値は $6N$ になる⁽⁷⁾。

以上より線形化した確率的フラッシュAD変換器の精度は、フラッシュAD変換器よりも悪く、従来方式の確率的フラッシュAD変換器よりは良いので、達成できるSNRはこれらの間になる。

より高精度の確率的フラッシュAD変換器を得るためには、閾値分布をできるだけフラッシュAD変換器に近づけることが望ましい。その上限は、1つのコンパレータにつき1つの参照電圧を与えることであるが、実際は電源電圧の制約があるから無制限に分割組数を増やすことはできない。すなわち、コンパレータの分割組数の最大値は、確率的フラッシュAD変換器のフルスケールを平坦性が良くなるように決めた d (約 1.5σ 程度)で除した値になる。例えば、電源電圧1Vのとき、 $\sigma = 100\text{mV}$ でしきい値の間隔が $d = 1.5\sigma$ なら $1 \div (1.5 \times 100\text{mV}) \approx 6.67$ となるから6組が最大組数になる。

多数組で線形化する手法は文献⁽⁶⁾の方法を更に拡張することで実現できる。すなわち、 N が十分に大きければ隣り合う正規分布同士が相互に同じ程度の影響を与えるから、両端部では等リプル性が多少崩れるが、AD変換に利用するPDFの中央付近ではよい精度で等リプル近似が成り立つ。図4にその様子を示す。図中の赤線は、コンパレータオフセット電圧の各組のPDFを示しており、黒線はそれらの合成結果を示している。

図から明らかであるが、シフト量 d が大きければリプルの量が増え、小さくすればリプルが小さくなる。線形性の観点から最も効率よく精度を改善できるのはPDFが平坦な時なので d を調整し適切な値を選ぶ。組数が多ければ $d = 1.5\sigma$ 程度にするとよい精度で平坦に近似できる。図5に d を変化させた時の様子を示す。

図 5 配置の間隔 d の値によるリプルの変化

4. シミュレーションによる検討

〈4・1〉 シミュレーション条件 数値シミュレーションによる検討を行う。評価指標としてSNRとSFDRとSNDRを用いる。それぞれの定義と計算方法は文献⁽⁸⁾を参考にした。入力信号は正弦波で、FFTポイント数は8,192ポイントとし、コンパレータのPDFは標準正規分布に従うとする。評価に当たり確率的フラッシュAD変換器は6ビットの分解能を達成することを目標とし、それに必要なコンパレータの数を文献⁽⁷⁾を参考に1,200個と決めた。

〈4・2〉 シミュレーションの結果 図6に入力振幅に対する分割組数を変化させたときのSNDRを示す。試行ごとのバラツキの影響を排除するために、20回の平均値をプロットした。比較のためにオフセット電圧バラツキのない理想的なフラッシュAD変換器のシミュレーション結果を黒の破線で示し、通常確率的フラッシュAD変換器のシミュレーション結果を黒の実線で示した。

同図の結果より、線形化した確率的フラッシュAD変換器は従来型の確率的フラッシュAD変換器と理想的なフラッシュAD変換器の間にSNDRが収まることが分かる。このときできるだけ多くの組に分けた方が、より理想的なフラッシュAD変換器に近い構造となるからSNDRも良くなる。実際には3章で検討したように電源電圧(AD変換器のフルスケール)とバラツキの標準偏差 σ から無制限に線形範囲を拡張することはできず、限界がある。したがって、電源電圧の許す範囲でなるべく多数組に分割する方法をとることになる。

次に、リプルの影響を考えるために、分割組数 $M = 10$ 組として、線形化された確率的フラッシュAD変換器を検討する。シフト量 d をパラメータとした時の入力振幅に対するSNR、SFDR、SNDRの関係を図7に示す。緑線が $d = 2$ 、赤線が $d = 1.5$ 、青線が $d = 1$ 、紫線が $d = 0.5$ である。量子化雑音分の寄与であるSNRはコンパレータの総数で決まるので、シフト量 d に関わらずほぼ一定である。しかしSNDRは、線形化された範囲内にどれだけコンパレータが

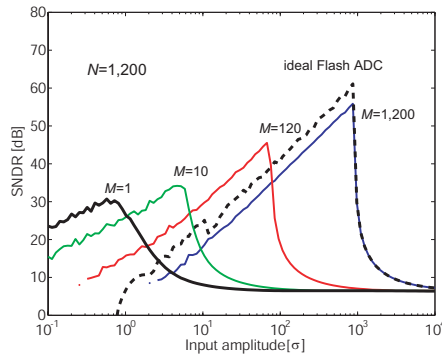


図 6 コンパレータの分割組数を変えたときの入力振幅に対する SNDR ($d = 1.5\sigma$, $N = 1,200$)

存在するかに依存するから、 d が大きくなると、線形化されて利用されるコンパレータも増えるため、SNDRは達成できる最大 SNR に漸近する。したがってフルスケールは広いほうが望ましいという同様の結論を得る。しかし、シフト量を大きくして間隔を広げていくと PDF のリプルが目立つようになるため、線形性は劣化する。常に大きな振幅を取り扱うような場合には大きな問題にならないが、小さい入力を扱う時にはリプルによって線形性が制限されることになるため、ダイナミックレンジの広いシステムでは注意を要する。

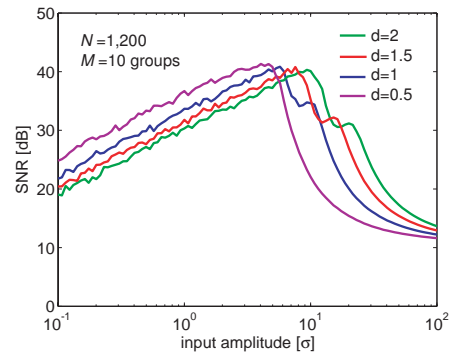
以上、シミュレーション結果から導かれる結論は、

- (1) 達成しうる最大 SNR はコンパレータの数で決まる。
- (2) コンパレータの利用効率を高めるには、できるだけ線形範囲を拡大することが必要である。
- (3) 線形範囲を拡大することで、SFDR は改善しコンパレータの利用効率も増えるので、SNDR が SNR に漸近する。
- (4) したがって、コンパレータの利用効率と線形性の改善のために電源電圧の制限内で、できるだけ多くの組に分割することで精度を高められる。

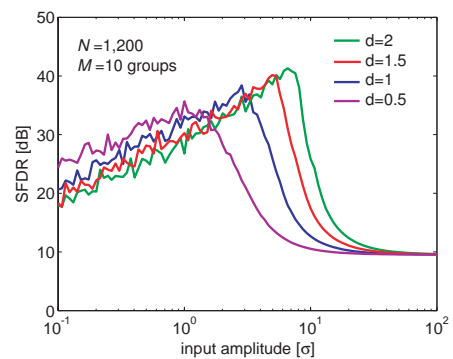
以上まとめると、確率的フラッシュAD変換器を高精度化するためには、線形化が必須である。線形化には、多数組の正規分布を合成する方法を用いる方法がある。その際、できるだけ広い範囲にわたって線形化するためには、分割組数は電源電圧と正規分布の標準偏差の制限の範囲内で最大となる分割組数 M を決めればよい。所望の分解能を決めれば、必要なコンパレータの数も量子化雑音の要求から決定される。

5. おわりに

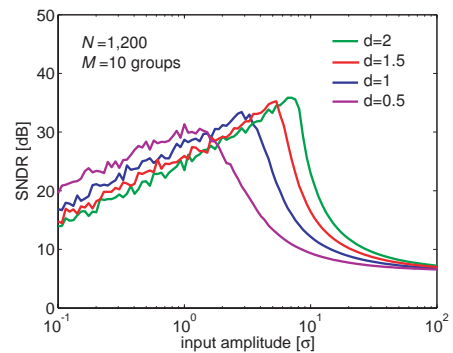
確率的フラッシュAD変換器を多数組の標準正規分布を用いて線形化する際に分割組数 M を決定する方法を提案した。それに先立ち、線形性を良くするためには、できるだけ多くの組に分割する方がよいことを示した。しかし実際には電源電圧と、標準偏差 σ の制限から無制限に線形範囲を大きくすることはできないので、これらの制限の許す範囲内で、できるだけ多くの組に分割するとよいことを示し



(a) SNR



(b) SFDR



(c) SNDR

図 7 シフト量の間隔 d をパラメータとした、入力振幅に対する (a) SNR, (b) SFDR, (c) SNDR ($M = 10$, $N = 1,200$)

た。また、線形化する手法については、文献⁽⁶⁾の方法を拡張することで達成できることを示した。

一方で、線形化しても統計的バラツキの影響は残る。フルスケールが十分に広ければ無視できるが、確率的フラッシュAD変換器では固定パターンのノイズとして観測されることになるから線形性を劣化させる。SNRは数を増やすことで改善できるが、統計バラツキ由来の非線形は減らないため、非線形で有効ビットが制限される。統計バラツキを除去するにはDEMをするとよいと考えられる。したがって、今後の課題として統計バラツキの影響も含めた系統的な設計方法の検討を行う。

参考文献

- (1) S. Weaver, B. Hershberg, D. Knierim, U.-K. Moon, "A 6b Stochastic Flash Analog-to-Digital Converter Without Calibration or Reference Ladder," *IEEE A.S.S.C.C.*, 13-4, Nov. 2008.
- (2) H. Ham, T. Matsuoka, K. Taniguchi, "Application of Noise-Enhanced Detection of Subthreshold Signals for Communication Systems," *IEICE Trans. Fundamentals*, vol. E92-A, no. 4, pp. 1012–1081, April 2009.
- (3) H. Ham, T. Matsuoka, J. Wang, K. Taniguchi, "Design of a High-Speed Sampling Stochastic Flash Analog-to-Digital Converter Using Device Mismatch", *IEEJ*, Vol. 131-C, No. 11, pp. 1848–1857, Nov. 2011.
- (4) S. Weaver, B. Hershberg, U.-K. Moon, "Digitally Synthesized Stochastic Flash ADC Using Only Standard Digital Cells," *IEEE Trans. on Circuits and Syst. — I: Regular Papers*, Vol. 61, No. 1, pp.84–91, Jan. 2014. DOI:10.1109/TCSI.2013.2268571
- (5) Behzad Razavi, *Principles of Data Conversion System Design*, Chapt. 6, Wiley-IEEE Press, 1995.
- (6) 杉本 俊貴, 谷本 洋, 吉澤 真吾, 「確率的フラッシュAD変換器の線形化」, 電気学会電子回路研究会資料, ECT-14-029, 2014年1月。
- (7) 杉本 俊貴, 谷本 洋, 吉澤 真吾, 「確率的フラッシュAD変換器に必要なコンパレータ数の見積もり手法」, 電気学会論文誌C (電子・情報・システム部門誌), 審査中, 4月, 2014.
- (8) A.D.I. Engineering, *Data Conversion Handbook (Analog Devices)*, Chapt. 6, Newnes, 2004.