非線形トランジスタモデルを用いた論理回路の直流解析*

安 住 和 彦**
西 村 孝***
品 田 雄 治**

(昭和46年9月21日受理)

DC Analysis of Transistor Logic Circuits with The Nonlinear Model

by Kazuhiko AZUMI, Takashi NISHIMURA and Yūji SHINADA

The Ebers-Moll model, the charge controll model and the Linvill's lumped constant model are used as a model which describes the large signal response of the transistor. These models are all based on the same mathematical model.

The non-linear model can be used for the DC analysis and the time response. We analyzed the DC operation of the transistor logic circuits and made sure of it by an experiment, with the result, the theoretical values agreed sufficiently with the experimental values.

1. まえがき

トランジスタの大信号動作を解析するためのモデルとしては, Ebers-Moll モデル, 電荷制御モデル, Linvill の集中定数モデル等が知られている。これらのモデルはそのもととなる数学モデルは等しく, 全体としての近似の程度は等しい。ここでは, トランジスタの直流特性及び時間特性を端子パラメータ, つまりトランジスタの端子電圧, 電流を測定することによって決定できるパラメータを用いて表現し, そのモデルをもとに論理回路の直流解析を試みようとするものである。このモデルは非線形モデルと呼ばれ, 集積回路 (IC) 解析のために考えられたモデルであるが, ここでは一般のトランジスタ及びダイオードについて解析を行なった。

2. モデルとパラメータの測定

2.1 トランジスタ

トランジスタのモデル[1]は, 図1の様にあらわされる。図はPNP形トランジスタのモデ

---

* 電子通信学会回路とシステム理論研究会で一部発表。(1971年7月, 北見)

** 北見工業大学電気工学科
*** 富士通株式会社南多摩工場

ルである。矢印の向きに電圧，電流をとる。NPN 形トランジスタの場合は，電圧及び電流の向きを逆にとればよい。φ_{11}, φ_{12}, φ_{21}, φ_{22} は

$$\left.\begin{aligned}
\varphi_{11} &= a_{11}(1+s\tau_{11})(e^{q\varphi_e/kT}-1)\\
\varphi_{22} &= a_{22}(1+s\tau_{22})(e^{q\varphi_c/kT}-1)\\
\varphi_{12} &= \frac{a_{12}}{1+s\tau_{12}}(e^{q\varphi_c/kT}-1)\\
\varphi_{21} &= \frac{a_{21}}{1+s\tau_{21}}(e^{q\varphi_e/kT}-1)
\end{aligned}\right\} \quad (1)$$

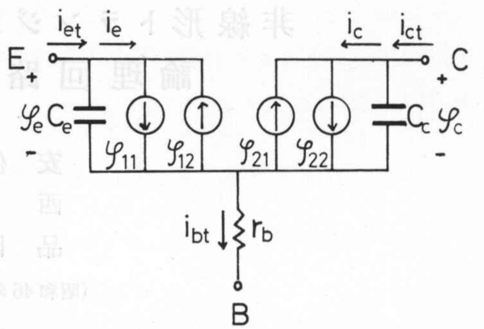

図 1　非線形トランジスタモデル

Fig. 1.　Nonlinear transistor model.

である。ただし

$s = d/dt$

τ_{ij}:　交流特性をあらわす時定数

$q = 1.602\times10^{-11}$ C　　（電子の電荷）

$k = 1.380\times10^{-23}$ J/°K　（ボルツマン定数）

T:　絶 対 温 度

である。

電流 i_e, i_c は真性トランジスタのエミッタ電流及びコレクタ電流である。空乏層容量 C_e, C_c を通して流れる電流を含むエミッタ，コレクタ，ベースの全電流は i_{et}, i_{ct}, i_{bt} である。直流動作において C_e, C_c を無視すれば i_e, i_c は次式で表わすことができる。

$$\begin{bmatrix} i_e \\ i_c \end{bmatrix} = \begin{bmatrix} a_{11} & -a_{12} \\ -a_{21} & a_{22} \end{bmatrix} \begin{bmatrix} e^{q\varphi_e/kT}-1 \\ e^{q\varphi_c/kT}-1 \end{bmatrix} \quad (2)$$

従ってパラメータは次の様にして求めることができる。α_0, α_{i0} をそれぞれ順方向接続電流利得，逆方向接続電流利得とすれば

$$\alpha_0 = \frac{a_{21}}{a_{11}}, \qquad \alpha_{i0} = \frac{a_{12}}{a_{22}} \quad (3)$$

となる。

$$a_{11} = \left.\frac{i_e}{e^{q\varphi_e/kT}-1}\right|_{\varphi_c=0}, \qquad a_{22} = \left.\frac{i_c}{e^{q\varphi_c/kT}-1}\right|_{\varphi_e=0} \quad (4)$$

であるから a_{12}, a_{21} は

$$a_{12} = \alpha_{i0}a_{22}, \qquad a_{21} = \alpha_0 a_{11} \quad (5)$$

となる。これにより求めたパラメータの値を表 1 に示す。ただし r_b, C_e, C_c は無視するものとし，PN 接合に加わる電圧は端子間に加わる電圧に等しいものとする。ただし資料番号 1～10 までのトランジスタは 2SC 474H，11～12 は 2SA 278 である。

表 1　トランジスタの各パラメータ値

Table 1.　Parameters of transistors

資料番号	a_{11} (A)	a_{12} (A)	a_{21} (A)	a_{22} (A)
1	0.1484×10^{-13}	0.1187×10^{-13}	0.1437×10^{-13}	0.5072×10^{-13}
2	0.8799×10^{-14}	0.1120×10^{-13}	0.8623×10^{-14}	0.2137×10^{-13}
3	0.5128×10^{-14}	0.9523×10^{-14}	0.4882×10^{-14}	0.3052×10^{-13}
4	0.6560×10^{-14}	0.1261×10^{-13}	0.6297×10^{-14}	0.4028×10^{-13}
5	0.8389×10^{-14}	0.1447×10^{-13}	0.8154×10^{-14}	0.3231×10^{-13}
6	0.3323×10^{-13}	0.2790×10^{-13}	0.3207×10^{-13}	0.5975×10^{-13}
7	0.3456×10^{-13}	0.3245×10^{-13}	0.3373×10^{-13}	0.6791×10^{-13}
8	0.4041×10^{-13}	0.3293×10^{-13}	0.3988×10^{-13}	0.6213×10^{-13}
9	0.2430×10^{-13}	0.3091×10^{-13}	0.2406×10^{-13}	0.6719×10^{-13}
10	0.2608×10^{-13}	0.1794×10^{-13}	0.2582×10^{-13}	0.3430×10^{-13}
11	0.1141×10^{-5}	0.1448×10^{-5}	0.1110×10^{-5}	0.2006×10^{-5}
12	0.8617×10^{-6}	0.1127×10^{-5}	0.8368×10^{-6}	0.1452×10^{-5}

2.2 ダイオード

ダイオードのモデルとしては図2に示される様に，理想化されたモデルを用いる。また表2には，求めたパラメータの値を示す。ダイオードは1S 953 を用いた。

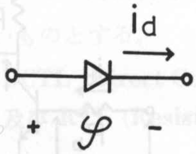

図 2　ダイオードモデル

Fig. 2. Diode model.

表 2　ダイオードのパラメータ値

Table 2. Parameter of diodes

資料番号	a_d (A)
1	0.8933×10^{-13}
2	0.9294×10^{-13}
3	0.9251×10^{-13}

図2においてダイオードを流れる電流は，端子にかかる電圧を φ とすれば

$$i_d = a_d(e^{q\varphi/kT}-1) \qquad (6)$$

となる。

3. 論理回路の直流動作解析

3.1 解　析　例

解析例として図3の回路を解くことにする。前に述べたように

$$\begin{bmatrix} i_e \\ i_c \end{bmatrix} = \begin{bmatrix} a_{11} & -a_{12} \\ -a_{21} & a_{22} \end{bmatrix} \begin{bmatrix} e^{q\varphi_e/kT}-1 \\ e^{q\varphi_c/kT}-1 \end{bmatrix}$$

となる。φ_e, φ_c はそれぞれベース～エミッタ間，ベース～コレクタ間の接合の印加電圧（N形材料を基準にとる）であるから

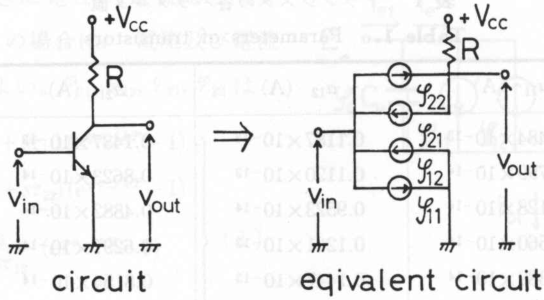

図 3　解　析　例

Fig. 3. Example of analysis.

$$\left.\begin{aligned}\varphi_e &= v_{in} \\ \varphi_c &= v_{in}-v_{out}\end{aligned}\right\} \tag{7}$$

となる。i_c を求めると

$$i_c=-\frac{V_{cc}-v_{out}}{R}=-a_{21}(e^{qv_{in}/kT}-1)+a_{22}(e^{q(v_{in}-v_{out})/kT}-1) \tag{8}$$

となる。式(8)を v_{in} について整理すれば

$$v_{in}=\frac{kT}{q}\ln\frac{(V_{cc}-v_{out})/R+a_{21}-a_{22}}{a_{21}-a_{22}e^{-qv_{out}/kT}} \tag{9}$$

となるから，v_{in} は v_{out} の関数としてあらわされ，任意の v_{out} に対して v_{in} を求めることができる。次に実際に種々の具体的な回路について解析しよう。

3.2　インバータ

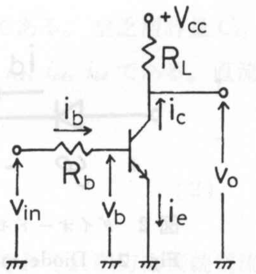

図 4　インバータ

Fig. 4. Inverter.

図4に示されるインバータの解析は次の様になる。ここでは解析の条件として論理的負荷はとらないとした。コレクタ電流 i_c を求めると

$$\begin{aligned}-i_c&=a_{21}(e^{qv_b/kT}-1)-a_{22}(e^{q(v_b-v_0)/kT}-1)=(a_{21}-a_{22}\,e^{-qv_0/kT})\,e^{qv_b/kT}\\&\quad+(a_{22}-a_{21})=(V_{cc}-v_0)/R_L\end{aligned} \tag{10}$$

故に

$$e^{qv_b/kT}=\frac{(V_{cc}-v_0)/R_L+a_{21}-a_{22}}{a_{21}-a_{22}\,e^{-qv_0/kT}} \tag{11}$$

従って

$$v_b=\frac{kT}{q}\ln\frac{(V_{cc}-v_0)/R_L+a_{21}-a_{22}}{a_{21}-a_{22}\,e^{-qv_0/kT}} \tag{12}$$

となる。i_b は i_c と i_e の和であるから

$$i_b=i_c+i_e=(a_{11}-a_{21})(e^{qv_b/kT}-1)+(a_{22}-a_{12})(e^{q(v_b-v_0)/kT}-1) \tag{13}$$

となり，v_{in} は

$$v_{in} = v_b + R_b i_b \tag{14}$$

とあらわされる。式 (12) において v_0 をきめてやれば式 (13), (14) より v_b ,i_b がもとまり入出力特性がわかる。

3.3 エミッタフォロワー

図5に示されるエミッタフォロワーの解析もインバータと本質的にかわりなくおこなうことができる。ここではまず最初に i_e を求めればよい。

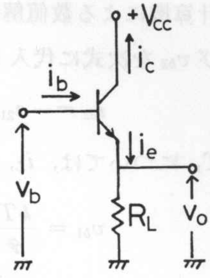

図 5　エミッタ・フォロワー

Fig. 5. Emitter Follower.

$$i_e = v_0/R_L = a_{11}(\mathrm{e}^{q(v_b-v_0)/kT}-1) - a_{12}(\mathrm{e}^{q(v_b-V_{cc})/kT}-1) \tag{15}$$

i_b はただちに求まり次式の様になる。

$$i_b = (a_{11}-a_{21})(\mathrm{e}^{q(v_b-v_o)/kT}-1) + (a_{22}-a_{12})(\mathrm{e}^{q(v_b-V_{cc})/kT}-1) \tag{16}$$

式 (15) より

$$v_b = \frac{kT}{q}\ln\frac{v_0/R_L + a_{11} - a_{12}}{a_{11}\mathrm{e}^{-qv_o/kT} - a_{12}\mathrm{e}^{-qV_{cc}/kT}} \tag{17}$$

となる。ここでも解析時の条件として論理的負荷はとらないものとする。

3.4 DCTL (Direct Coupled Transistor Logic) 及び RTL (Resistor Transistor Logic)

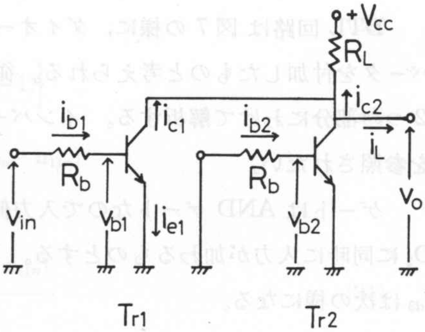

図 6　RTL

Fig. 6. RTL.

RTL の回路を図6に示す。DCTL は図6において R_b を零としたものである。今 T_{r2} に論理レベル1の入力があり，T_{r2} は論理レベル0の入力があるものとして解析しよう。まず最初に T_{r2} のコレクタ電流 i_{c2} を求める。

$$i_{c2} = -a_{21}(\mathrm{e}^{qv_{b2}/kT}-1) + a_{22}(\mathrm{e}^{q(v_{b2}-v_0)/kT}-1) \tag{18}$$

i_{b2} はコレクタ電流とエミッタ電流の和であるから

$$\begin{aligned} i_{b2} &= i_{c2} + i_{e2} = (a_{11}-a_{21})(\mathrm{e}^{qv_{b2}/kT}-1) + (a_{22}-a_{12})(\mathrm{e}^{q(v_{b2}-v_0)/kT}-1) \\ &= \mathrm{e}^{qv_{b2}/kT}\left\{(a_{11}-a_{21}) + (a_{22}-a_{12})\,\mathrm{e}^{-qv_0/kT}\right\} - (a_{11}-a_{21}+a_{22}-a_{12}) \end{aligned} \tag{19}$$

次に v_{b2} を求めると次式となる。

$$\begin{aligned} v_{b2} &= -i_{b2}R_b = -\mathrm{e}^{qv_{b2}/kT}\cdot R_b\left\{(a_{11}-a_{21}) + (a_{22}-a_{12})\,\mathrm{e}^{-qv_0/kT}\right\} \\ &\quad + R_b(a_{11}-a_{21}+a_{22}-a_{12}) \end{aligned} \tag{20}$$

式 (20) は v_{b2} について超越方程式であるからそのままでは解くことはできない。しかしながら

計算機による数値解析によって解くことができる。こうして v_0 と v_{b2} の関係を求めこの v_0 及び v_{b2} を次式に代入して T_{r2} のコレクタ電流 i_{c2} を求める。

$$i_{c2}=-a_{21}(e^{qv_{b2}/kT}-1)+a_{22}(e^{q(v_{b2}-v_0)/kT}-1) \tag{21}$$

T_{r1} については，i_L, i_{c2} を考慮すればインバータと同様にして求められる。

$$v_{b1}=\frac{kT}{q}\ln\frac{(V_{cc}-v_0)/R_L+i_{c2}-i_L+a_{21}-a_{22}}{a_{21}-a_{22}e^{-qv_0/kT}} \tag{22}$$

$$i_{b1}=(a_{11}-a_{21})(e^{qv_{b1}/kT}-1)+(a_{22}-a_{12})(e^{q(v_{b1}-v_0)/kT}-1) \tag{23}$$

従って

$$v_{in}=v_{b1}+i_{b1}R_b \tag{24}$$

となり，この式に式(22)及び(23)を代入することによって入出力特性を求めることができる。

3.5　DTL (Diode Transistor Logic)

DTL 回路は図7の様に，ダイオードゲートにインバータを付加したものと考えられる。従ってこの回路を2つの部分にわけて解析する。インバータの解析は **3.2** を参照されたい。

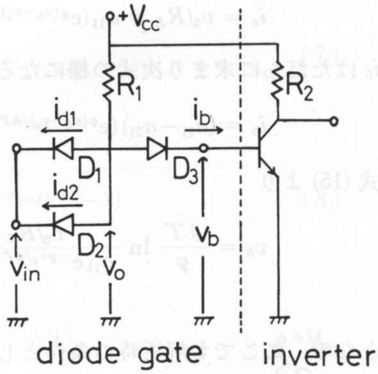

図 7　DTL

Fig. 7.　DTL

ゲートは AND ゲートなので入力側ダイオード D_1, D_2 に同時に入力が加わるものとする。D_3 を流れる電流 i_{d3} は次の様になる。

$$i_{d3}=i_b=a_{d3}(e^{q(v_0-v_b)/kT}-1) \tag{25}$$

故に

$$v_0=\frac{kT}{q}\ln\frac{i_b+a_{d3}}{a_{d3}\cdot e^{-qv_b/kT}} \tag{26}$$

となる。ここで i_b と v_b はインバータの入力電流と入力電圧でインバータ解析より求まる1組の値である。式(26)を用いて D_1, D_2 を流れる電流は

$$i_{d1}+i_{d2}=(a_{d1}+a_{d2})(e^{q(v_0-v_{in})/kT}-1)=\frac{V_{cc}-v_0}{R_1}-i_b \tag{27}$$

となる。従って v_{in} は次の様にあらわされる。

$$v_{in}=-\frac{kT}{q}\ln\frac{(V_{cc}-v_0)/R_1-i_b+a_{d1}+a_{d2}}{(a_{d1}+a_{d2})e^{qv_0/kT}} \tag{28}$$

3.6　CTL (Complementary Transistor Logic)

CTL は図8に示される回路である。T_{rL}, R_L の構成する回路はエミッタフォロワーであるので解析は，**3.3** を参照されたい。このエミッタフォロワーの解析によって求められた T_{rL}

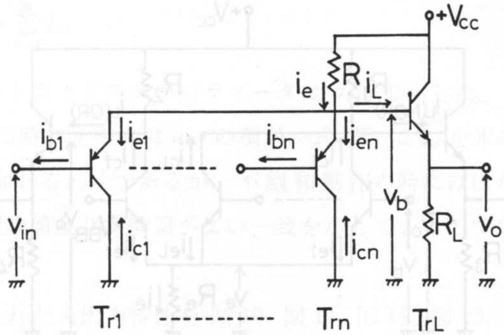

図 8　CTL
Fig. 8.　CTL.

の入力電圧，電流を v_b, i_L とし，$T_{r1}\cdots T_{rn}$ の AND ゲートを構成しているトランジスタのうち m 個に同じ入力 v_{in} があり，各々のトランジスタのパラメータを a_{ijn} であらわす。AND ゲートのトランジスタの全エミッタ電流の和を求めると次の様になる。

$$i_e=(V_{cc}-v_b)/R-i_L \tag{29}$$

$$\begin{aligned} &=\sum_{n=1}^{m}\left\{a_{11n}(e^{q(v_b-v_{in})/kT}-1)-a_{12n}(e^{-qv_{in}/kT}-1)\right\} \\ &=e^{-qv_{in}/kT}\cdot\sum_{n=1}^{m}(a_{11n}e^{qv_b/kT}-a_{12n})+\sum_{n=1}^{m}(a_{12n}-a_{11n}) \end{aligned} \tag{30}$$

従って

$$v_{in}=-\frac{kT}{q}\ln\frac{(V_{cc}-v_b)/R-i_L-\sum_{n=1}^{m}(a_{12n}-a_{11n})}{\sum_{n=1}^{m}(a_{11n}e^{qv_b/kT}-a_{12n})} \tag{31}$$

$$\begin{aligned} i_b&=\sum_{n=1}^{m}i_{bn}=\sum_{n=1}^{m}(i_{en}+i_{cn}) \\ &=\sum_{n=1}^{m}\left\{(a_{11n}-a_{21n})(e^{q(v_b-v_{in})/kT}-1)+(a_{22n}-a_{12n})(e^{-qv_b/kT}-1)\right\} \end{aligned} \tag{32}$$

となる。

3.7　CML (Current Mode Logic)

図 9 に回路を示す。NOR 側，OR 側出力のトランジスタはエミッタフォロワーである。

ここで v_b と v_0, v_b と $\bar{v}_0$ の関係について求めてみよう。解析にあたって条件として，R_e に流れる電流すなわち全エミッタ電流の総和は一定値をとるものとし，またトランジスタは不飽和領域で動作し，飽和領域まで過駆動されることはないものとする。

今 T_{rf} について解析すると

$$-i_{cf}=\frac{V_{cc}-v_0}{R_2}-i_{L(\mathrm{OR})}=a_{21f}(e^{q(V_{BB}-v_e)/kT}-1) \tag{33}$$

となり，従って

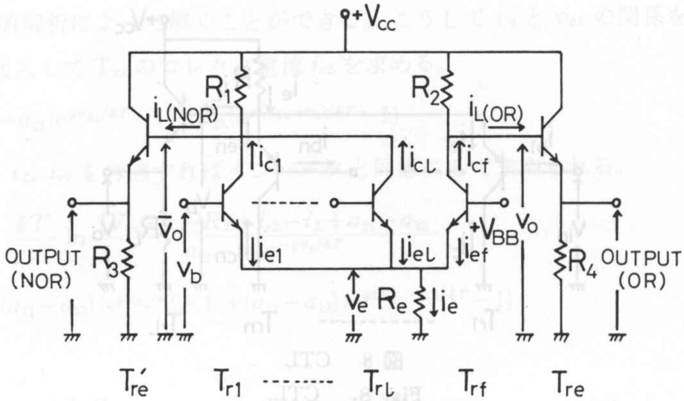

図 9　CML
Fig. 9.　CML.

$$v_e=-\frac{kT}{q}\ln\frac{(V_{cc}-v_0)/R_2-i_{L(\mathrm{OR})}+a_{21}}{a_{21f}\mathrm{e}^{qV_{BB}/kT}} \tag{34}$$

となる。T_{rf} のエミッタ電流を i_{ef} とすれば，$T_{r1}\cdots T_{rL}$ のエミッタ電流の総和は

$$\sum_{n=1}^{m} i_{en}=\frac{v_e}{R_e}-i_{ef}=\sum_{n=1}^{m} a_{11n}(\mathrm{e}^{q(v_b-v_e)/kT}-1) \tag{35}$$

となる。ただしここでは，$T_{r1}\cdots T_{rL}$ の l 個のトランジスタのうち，m 個に論理的レベル 1 の信号が，残りには論理的レベル 0 の信号が入っているものとし，論理的レベル 0 の信号の入ったトランジスタのエミッタ電流は零と仮定している。

T_{rf} のエミッタ電流は

$$i_{ef}=a_{11f}(\mathrm{e}^{q(V_{BB}-v_e)/kT}-1) \tag{36}$$

となり，式 (35) より

$$\mathrm{e}^{qv_b/kT}=\frac{v_e/R_e-i_{ef}+\sum_{n=1}^{m} a_{11n}}{\sum_{n=1}^{m} a_{11n}\,\mathrm{e}^{-qv_e/kT}} \tag{37}$$

従って

$$v_b=\frac{kT}{q}\ln\frac{v_e/R_e-i_{ef}+\sum_{n=1}^{m} a_{11n}}{\sum_{n=1}^{m} a_{11n}\mathrm{e}^{-qv_e/kT}} \tag{38}$$

となる。

更に $T_{r1}\cdots T_{rL}$ のコレクタ電流の総和は次式の様にあらわされる。

$$\sum_{n=1}^{m} i_{cn}=\frac{V_{cc}-\bar{v}_0}{R_1}=\sum_{n=1}^{m} a_{21n}(\mathrm{e}^{q(v_b-v_e)/kT}-1) \tag{39}$$

従って

$$\bar{v}_0 = V_{cc} - R_1 \cdot \sum_{n=1}^{m} i_{cn} \tag{40}$$

となる。以上において各トランジスタのパラメータは a_{ijn} で示した。

式 (33) で i_{cf} を求める時に正確には a_{22f} の項が，式 (36) で i_{ef} を求める時には a_{12f} の項が，式 (39) では a_{22n} の項が加わるわけであるが，不飽和動作の時にはほかの項にくらべて小さいので無視した。これは理論値及び実験値がよい一致を示しているので妥当な近似であると思われる。

以上の様にして得られた入出力特性を 図 10, 図 11, 図 12, 図 13, 図 14, 図 15, 図 16 に示す。これらの図において (a) は理論値，(b) は実験値をあらわす。

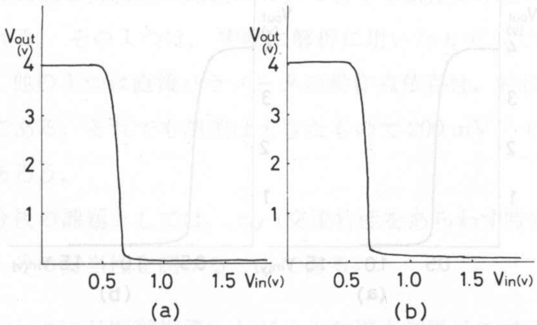

図 10　インバータ ($R_b=3\,\mathrm{k}\Omega$)
Fig. 10.　Inverter ($R_b=3\,\mathrm{k}\Omega$).

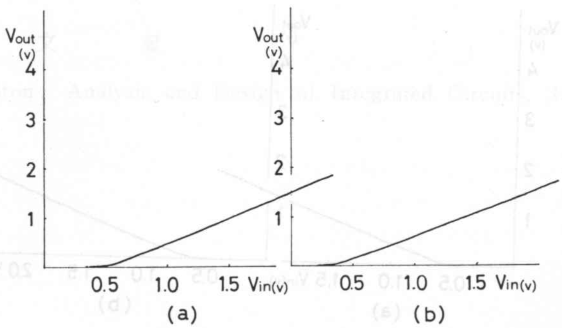

図 11　エミッタフォロワー
Fig. 11.　Emitter Follower.

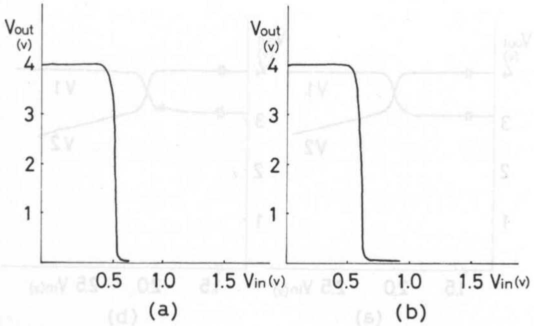

図 12　DCTL
Fig. 12.　DCTL.

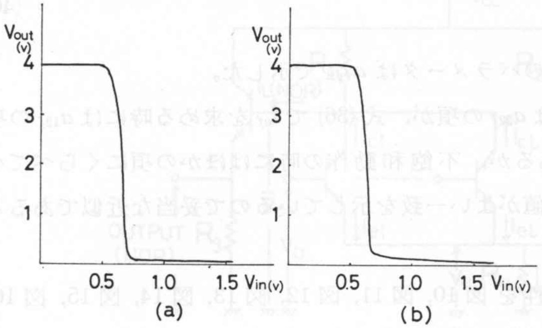

図 13 RTL
Fig. 13. RTL.

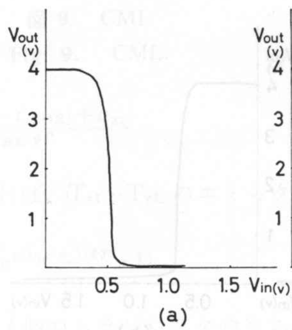

図 14 DTL
Fig. 14. DTL.

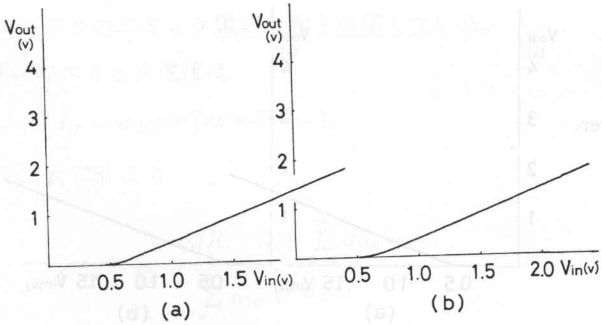

図 15 CTL
Fig. 15. CTL.

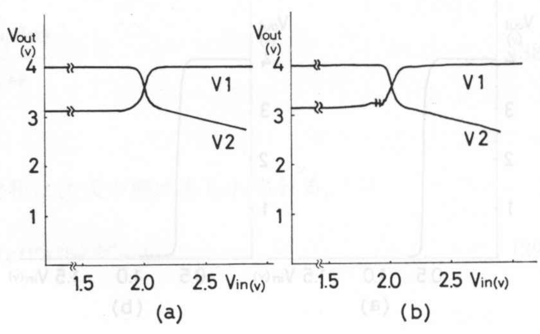

図 16 CML
Fig. 16. CML.

理論値は全て電子計算機によって数値計算したものであり，実験及び解析において $V_{cc}=$ 4V とした。

ただし図16においてV1はOR側出力，V2はNOR側出力をあらわすものとする。

4. あとがき

非線形トランジスタモデルを用いて，論理回路の直流解析をおこなった結果よい精度で一致をみた。このモデルはそのパラメータの測定が比較的簡単でベース・エミッタとベース・コレクタ間のそれぞれの接合特性と α_0, α_{i0} を求めてやれば a_{11}, a_{12}, a_{21}, a_{22} といった直流パラメータを決定することができる。

理論値と実験値の比較において若干の誤差がみとめられるが，これらは次の様な原因が考えられる。その1つは，実際に解析に用いたモデルではベース側のバルク抵抗 r_b を省略したこと，他の1つは直流パラメータの動作点依存性，特に α の動作点依存性を考えていないという点である。それでも誤差は大きなもので200 mV くらいであることを考えれば満足できる結果であろう。

今後の課題としては，τ_{ij}（交流特性をあらわす時定数）を測定し時間特性について解析を加え，その妥当性を調べることである。

おわりに日頃御指導いただく北海道大学電子工学科黒部貞一教授に深く感謝いたします。

文献

1) D. Lynn, C. S. Meyer, D. J. Hamilton: Analysis and Design of Integrated Circuits, (1967), McGraw-Hill.